

ELECTRONIC DEVICE AND METHOD OF MANUFACTURING THE SAME

Publication number: JP2004209585
 Publication date: 2004-07-29
 Inventor: AZUMA MITSUTOSHI
 Applicant: SHINKO ELEC IND
 Classification:
 - international: B81B1/00; B81B7/00; B81C3/00; H01L23/02; H01L23/053; H01L23/10; B81B1/00; B81B7/00; B81C3/00; H01L23/02; (IPC1-7): B81B1/00; B81C3/00; H01L23/02
 - european: B81B7/00P20
 Application number: JP20020381073 20021227
 Priority number(s): JP20020381073 20021227

Also published as:

EP1433742 (A2)
 US2005167795 (A1)
 EP1433742 (A3)

Report a data error here

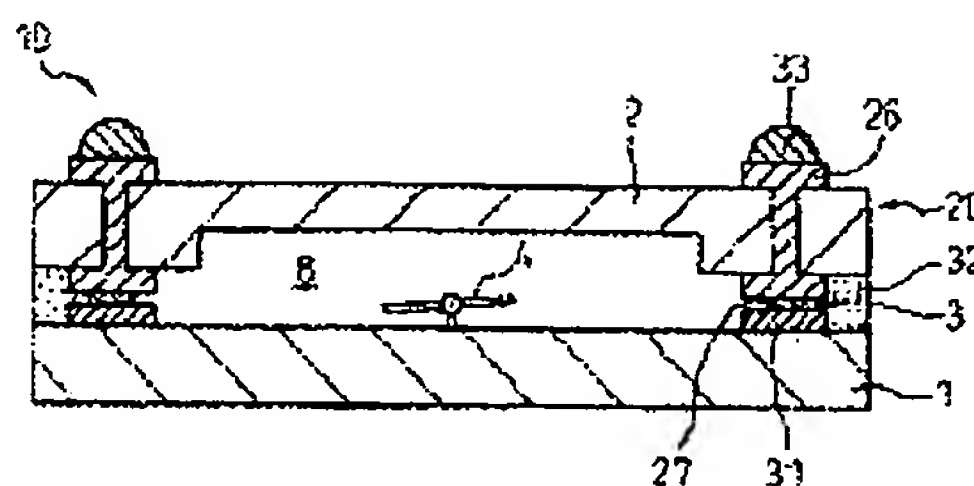
Abstract of JP2004209585

PROBLEM TO BE SOLVED: To provide an electronic device which is small and compact in size, free from deterioration of element characteristics caused by heating treatment, perfect in hermetical sealing, and has an MEMS element and other functional elements mounted thereon.

SOLUTION: According to the structure of the electronic device, an element carrying space 8 is defined by a device main body 1 and a lid 2, and hermetically sealed by an ultrasonic bonded part 3. Then a fine mechanical component part 4 which is secured to the device main body 1 and/or the lid 2, is arranged in the element carrying space 8.

COPYRIGHT: (C)2004,JPO&NCIP

図 3



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号
特開2004-209585
(P2004-209585A)

(43)公開日 平成16年7月29日(2004.7.29)

(51)Int. Cl.⁷
B 8 1 B 1/00
B 8 1 C 3/00
H 0 1 L 23/02

F I
B 8 1 B 1/00
B 8 1 C 3/00
H 0 1 L 23/02

テーマコード (参考)
J

審査請求 未請求 請求項の数 27 OL

(全 3 5 頁)

(21)出願番号	特願2002-381073(P2002-381073)	(71)出願人	000190688
(22)出願日	平成14年12月27日(2002.12.27)		新光電気工業株式会社
			長野県長野市小島田町80番地
		(74)代理人	100077517
			弁理士 石田 敬
		(74)代理人	100086276
			弁理士 吉田 維夫
		(74)代理人	100082898
			弁理士 西山 雅也
		(74)代理人	100081330
			弁理士 樋口 外治
		(72)発明者	東 光敏
			長野県長野市大字栗田字舎利田711番地
			新光電気株式会社内

(54)【発明の名称】電子デバイス及びその製造方法

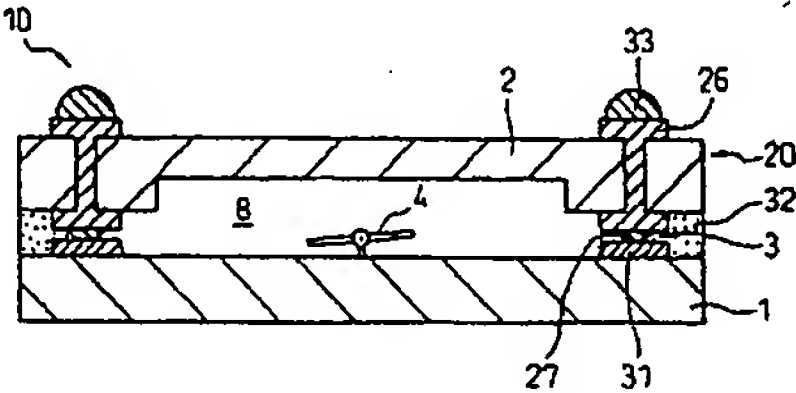
(57)【要約】 (修正有)

【課題】小型コンパクトで、加熱処理に原因した素子特性の劣化等がなく、気密封止も完璧な、MEMS素子やその他の機能素子を搭載した電子デバイスを提供する。

【解決手段】デバイス本体1と、蓋体2とをもって素子搭載空間8が規定されており、素子搭載空間8が、超音波接合部3により気密封止されており、素子搭載空間8の内部に、デバイス本体1及び(又は)蓋体2に固定された微小機械部品4が配置されているように、構成する。

【選択図】 図3

図3



【特許請求の範囲】**【請求項 1】**

微小機械部品と該微小機械部品の動作のための電子部品とが基板上に形成されたマイクロ・エレクトロ・メカニカル・システム素子を搭載した電子デバイスであって、前記基板と、その基板の能動面を覆って接合された蓋体とをもって、前記微小機械部品のための動作空間が規定されており、かつ前記基板と前記蓋体の接合部において、前記電子部品と前記蓋体の配線パターンが電氣的に接続されていることを特徴とする電子デバイス。

【請求項 2】

前記接合部が、前記基板と前記蓋体の超音波接合部であることを特徴とする請求項 1 に記載の電子デバイス。 10

【請求項 3】

前記基板及び（又は）前記蓋体が、前記動作空間の側においてさらにキャビティを有していることを特徴とする請求項 1 又は 2 に記載の電子デバイス。

【請求項 4】

前記基板と前記蓋体との間にさらに、前記微小機械部品の動作のための開口部及び配線パターンを備えた中間部材を有しており、前記電子部品と該中間部材の配線パターンが電氣的に接続されていることを特徴とする請求項 1～3 のいずれか 1 項に記載の電子デバイス。

【請求項 5】

前記基板と、前記蓋体と、必要に応じて前記基板と前記蓋体との間に配置された中間部材が、それぞれの部材の、前記動作空間の側の外周を間断なく当接させて形成された第 2 の連続した超音波接合部をさらに有していることを特徴とする請求項 2～4 のいずれか 1 項に記載の電子デバイス。 20

【請求項 6】

前記基板及び（又は）前記蓋体が、それを厚さ方向に貫通して形成された導体充填ビアをさらに有していることを特徴とする請求項 1～5 のいずれか 1 項に記載の電子デバイス。

【請求項 7】

前記中間部材が、それを厚さ方向に貫通して形成された導体充填ビアをさらに有していることを特徴とする請求項 4～6 のいずれか 1 項に記載の電子デバイス。 30

【請求項 8】

前記接合部の外側に、それを取り囲んで結合せしめられた封止樹脂をさらに有していることを特徴とする請求項 1～7 のいずれか 1 項に記載の電子デバイス。

【請求項 9】

前記電子デバイスの複数個をウエハレベルパッケージのプロセスで一括して製造したものであることを特徴とする請求項 1～8 のいずれか 1 項に記載の電子デバイス。

【請求項 10】

マイクロ・エレクトロ・メカニカル・システム素子を搭載した電子デバイスを製造する方法であって、

微小機械部品と該微小機械部品の動作のための電子部品とを基板上に作り込んで前記システム素子を形成する工程、及び 40

前記基板に、その基板の能動面を覆って、配線パターンを備えた蓋体を接合して、前記微小機械部品のための動作空間を規定するとともに、前記基板と前記蓋体の接合部において、前記電子部品と前記蓋体の配線パターンを電氣的に接続する工程、を含んでなることを特徴とする電子デバイスの製造方法。

【請求項 11】

前記接合部を、前記基板と前記蓋体の超音波接合によって形成することを特徴とする請求項 10 に記載の電子デバイスの製造方法。

【請求項 12】

前記基板及び（又は）前記蓋体において、その（それらの）部材の前記動作空間の側にキ 50

ャビティを形成する工程をさらに含むことを特徴とする請求項 10 又は 11 に記載の電子デバイスの製造方法。

【請求項 13】

前記基板と前記蓋体との間に、前記微小機械部品の動作のための開口部及び配線パターンを備えた中間部材を配置し、前記電子部品と該中間部材の配線パターンを電氣的に接続する工程をさらに含むことを特徴とする請求項 10～12 のいずれか 1 項に記載の電子デバイスの製造方法。

【請求項 14】

前記基板、前記蓋体及び必要に応じて前記基板と前記蓋体との間に配置された中間部材を、それぞれの部材の、前記動作空間の側の外周において間断なく当接させて第 2 の連続した超音波接合部を形成する工程をさらに含むことを特徴とする請求項 11～13 のいずれか 1 項に記載の電子デバイスの製造方法。 10

【請求項 15】

前記接合部の外側に、それを取り囲んで封止樹脂を適用し、結合せしめる工程をさらに含むことを特徴とする請求項 10～14 のいずれか 1 項に記載の電子デバイスの製造方法。

【請求項 16】

前記電子デバイスの複数個をウエハレベルパッケージのプロセスで一括して製造した後、個々の電子デバイスを切り出す工程をさらに含むことを特徴とする請求項 10～15 のいずれか 1 項に記載の電子デバイスの製造方法。

【請求項 17】

機能素子を搭載した電子デバイスであって、
デバイス本体と、それを覆う蓋体とをもって素子搭載空間が規定されており、前記デバイス本体と前記蓋体とが、それぞれの部材の、前記素子搭載空間の側の外周を間断なく当接させて形成された連続した超音波接合部によって気密封止されており、
気密封止された前記素子搭載空間の内部に、前記デバイス本体及び（又は）前記蓋体に固定された前記機能素子が配置されており、かつ
前記機能素子が、前記超音波接合部を介して外部の素子等と電氣的に接続されていることを特徴とする電子デバイス。 20

【請求項 18】

前記デバイス本体と前記蓋体との間にさらに、開口部及び配線パターンを備えた中間部材を有していることを特徴とする請求項 17 に記載の電子デバイス。 30

【請求項 19】

前記デバイス本体と、前記蓋体と、必要に応じて前記デバイス本体と前記蓋体との間に配置された中間部材が、それぞれの部材の、前記素子搭載空間の側の外周を間断なく当接させて形成された第 2 の連続した超音波接合部をさらに有していることを特徴とする請求項 17 又は 18 に記載の電子デバイス。

【請求項 20】

前記超音波接合部の外側に、それを取り囲んで結合せしめられた封止樹脂をさらに有していることを特徴とする請求項 17～19 のいずれか 1 項に記載の電子デバイス。

【請求項 21】

機能素子を搭載した電子デバイスを製造する方法であって、
デバイス本体及び（又は）蓋体に前記機能素子を固定する工程、及び
前記デバイス本体と前記蓋体とを接合して素子搭載空間を規定するとともに、前記デバイス本体と前記蓋体とを、それぞれの部材の、前記素子搭載空間の側の外周において間断なく当接させて連続した超音波接合部を形成し、これによって、前記素子搭載空間を気密封止しかつ該超音波接合部を介して前記機能素子を外部の素子等と電氣的に接続する工程、
を含んでなることを特徴とする電子デバイスの製造方法。 40

【請求項 22】

前記デバイス本体と前記蓋体との間に、開口部及び配線パターンを備えた中間部材を配置する工程をさらに含むことを特徴とする請求項 21 に記載の電子デバイスの製造方法。 50

【請求項 2 3】

前記デバイス本体、前記蓋体及び必要に応じて前記デバイス本体と前記蓋体との間に配置された中間部材を、それぞれの部材の、前記素子搭載空間の側の外周において間断なく当接させて第2の連続した超音波接合部を形成する工程をさらに含むことを特徴とする請求項 2 1 又は 2 2 に記載の電子デバイスの製造方法。

【請求項 2 4】

前記超音波接合部の外側に、それを取り囲んで封止樹脂を適用し、結合せしめる工程をさらに含むことを特徴とする請求項 2 1 ～ 2 3 のいずれか 1 項に記載の電子デバイスの製造方法。

【請求項 2 5】

機能素子を搭載した電子デバイスに蓋体を被覆し、固定する方法であって、前記機能素子を搭載したデバイス本体の外周部に予め定められたパターンで固定領域を形成し、前記固定領域に前記蓋体の対応部分を当接させ、そして超音波接合によって前記デバイス本体と前記蓋体とを気密封止することを特徴とする電子デバイスにおける蓋体の固定方法。

【請求項 2 6】

前記デバイス本体と前記蓋体との間に開口部を備えた中間部材を配置し、該中間部材と前記デバイス本体及び前記蓋体との間で超音波接合を行うことを特徴とする請求項 2 5 に記載の電子デバイスにおける蓋体の固定方法。

【請求項 2 7】

形成された超音波接合部の外側に、それを取り囲んで封止樹脂を適用し、結合せしめる工程をさらに含むことを特徴とする請求項 2 5 又は 2 6 に記載の電子デバイスにおける蓋体の固定方法。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、電子デバイスに関し、さらに詳しく述べると、マイクロ・エレクトロ・メカニカル・システム素子やその他の機能素子を搭載し、気密封止された電子デバイスとその製造方法に関する。本発明はまた、かかる電子デバイスの製造に有用な、改良された蓋体の固定方法にある。

【0002】**【従来の技術】**

近年、マイクロ・エレクトロ・メカニカル・システム (MEMS) に基づく機能部品、機能要素、機能素子など (以下、総称して「MEMS素子」という) が注目されている。MEMS素子は、非常に小型でありながら、複雑で高度な働きを奏することができる。MEMS素子は、通常、基板と、その能動面に一体的に形成された、機械的に動作する微小な機械構造体 (以下、「微小機械部品」という)、微小機械部品を動作させる電子部品などを有している。微小機械部品は、一般的に、マイクロマシニング技術によって製造することができる。微小機械部品の具体例は、例えば、リレイ、センサなどであり、これらの微小機械部品を搭載した電子デバイスは、情報通信、自動車、家電製品、産業機械などの分野で有利に利用することができる。

【0003】

MEMS素子搭載デバイスの例をいくつか参照すると、例えば、図1に示すようなチップ封止型半導体デバイスが公知である (特許文献1を参照されたい)。この半導体デバイスでは、半導体基板151上にICチップ152が形成されており、さらにそれを覆うように、幅広の金属ブリッジ (Auリボン) 108が形成されている。金属ブリッジ108は、半導体基板151にボンディンググランド (A1) 155を介して溶融接合されている。なお、金属ブリッジ108を形成する場合、キャビティ109内のボンディングワイヤ153等と接触しないように注意することが必要である。金属ブリッジ108には、エポキシ樹脂110で封止した後、導電性ペースト111が塗布される。このように構成する

10

20

30

40

50

ことによって、金属ブリッジ108及びエポキシ樹脂110で保護機能を確保した上に、導電性ペースト111でノイズシールド効果を達成することができる。半導体基板151上のICチップ152は、マイクロマシン、例えばマイクロモータのロータ部などであってもよい。

【0004】

また、図2に示すように、ワイヤボンディングの不都合を解消することを目的として発明された表面実装型チップスケールパッケージも公知である（特許文献2を参照されたい）。このパッケージの場合、素子用第1基板（シリコン基板等）206の上に各種のMEMS素子が形成された素子活性領域207が存在する。また、素子用第1基板206には、図示のように、ガラス又はセラミック213が充填されたカバー用第2基板（シリコン、ステンレス鋼、コバールTM、銅等）212が導電性接合物質層210により封着されている。導電性接合物質210は、例えば、はんだ、金、異方性導電性シート、導電性エポキシ樹脂などである。したがって、カバー用第2基板212の封着は、例えばはんだ付け、シート接合、エポキシ接着、アノードックボンディングなどで行うことができる。このような封着により、キャビティ208が形成される。また、この封着のとき、それぞれAu、Al等で形成された素子電極209と下部電極211が導電性接合物質層210により通電されるように接合される。また、Au、Al等で形成された外部配線用電極214は、カバー用第2基板212により素子電極209と電氣的に連結される。

【0005】

【特許文献1】

特開平8-184608号公報（図6、段落番号0020）

【特許文献2】

特開2002-43463号公報（図2、段落番号0010～0020）

【0006】

【発明が解決しようとする課題】

従来の技術では、上記したように、MEMS素子やその他の機能素子をパッケージ等の基板上に搭載して電子デバイスを製造する時、機能素子を基板上に接着剤や接着シートなどで固着した後、金ワイヤ等のボンディングワイヤで配線接続を行い、最後に蓋体（リッド）を接着剤（例えば、エポキシ系の接着剤）やろう付け（例えば、銀ペースト）などの接合手段によって固定する方法が一般的に使用されている。通常、接合手段を蓋体の四隅に塗布した後、蓋体を基板に貼付し、加熱して固定を行っている。しかし、この固定方法では、次のような多くの問題点が解決課題として残されている。

（1）ワイヤボンディング方式を採用しているので、パッケージサイズが大きくなる。

（2）接着剤を接合手段に使用しているので、その硬化のために高められた温度で熱処理することが必要であり、熱による素子の劣化や、加熱時に発生する接着剤由来の分解ガスによる素子特性に対する悪影響が発生する。このような加熱による悪影響は、特に、MEMS素子のように駆動部品等をそなえる機能素子を搭載した電子デバイスにおいて重要な問題である。

（3）MEMS素子に組み合わせて駆動部品、例えば駆動ICなどを使用する場合、MEMS素子を搭載したパッケージのほかに駆動部品などを搭載したパッケージが必要であり、複雑な構造や歩留まりの低下、製造コストのアップなどをさけることができない。

（4）樹脂封止や、金属ブリッジを使用した方法では、デバイスの完全な気密封止を得ることができない。

【0007】

本発明の目的は、これらの問題点を解決して、小型かつコンパクトであり、加熱処理に原因した素子特性の劣化等がなく、しかも気密封止も完璧な、MEMS素子やその他の機能素子を搭載した電子デバイスを提供することにある。

【0008】

また、本発明の目的は、製造工程がシンプルであり、実施も容易な、本発明の電子デバイスの製造方法を提供することにある。

【0009】

本発明の目的は、また、電子デバイスの製造に有用な、蓋体の固定方法を提供することにある。

【0010】

本発明の上記したような目的やその他の目的は、以下の詳細な説明から容易に理解することができるであろう。

【0011】

【課題を解決するための手段】

本発明は、その1つの面において、微小機械部品と該微小機械部品の動作のための電子部品とが基板上に形成されたマイクロ・エレクトロ・メカニカル・システム素子を搭載した電子デバイスであって、

10

前記基板と、その基板の能動面を覆って接合された蓋体とをもって、前記微小機械部品のための動作空間が規定されており、かつ

前記基板と前記蓋体の接合部において、前記電子部品と前記蓋体の配線パターンが電氣的に接続されていることを特徴とする電子デバイスにある。

【0012】

また、本発明は、そのもう1つの面において、マイクロ・エレクトロ・メカニカル・システム素子を搭載した電子デバイスを製造する方法であって、

微小機械部品と該微小機械部品の動作のための電子部品とを基板上に作り込んで前記システム素子を形成する工程、及び

20

前記基板に、その基板の能動面を覆って、配線パターンを備えた蓋体を接合して、前記微小機械部品のための動作空間を規定するとともに、前記基板と前記蓋体の接合部において、前記電子部品と前記蓋体の配線パターンを電氣的に接続する工程、

を含んでなることを特徴とする電子デバイスの製造方法にある。

【0013】

さらに、本発明は、そのもう1つの面において、機能素子を搭載した電子デバイスであって、

デバイス本体と、それを覆う蓋体とをもって素子搭載空間が規定されており、

前記デバイス本体と前記蓋体とが、それぞれの部材の、前記素子搭載空間の側の外周を間断なく当接させて形成された連続した超音波接合部によって気密封止されており、

30

気密封止された前記素子搭載空間の内部に、前記デバイス本体及び（又は）前記蓋体に固定された前記機能素子が配置されており、かつ

前記機能素子が、前記超音波接合部を介して外部の素子等と電氣的に接続されていることを特徴とする電子デバイスにある。

【0014】

さらにまた、本発明は、そのもう1つの面において、機能素子を搭載した電子デバイスを製造する方法であって、

デバイス本体及び（又は）蓋体に前記機能素子を固定する工程、及び

前記デバイス本体と前記蓋体とを接合して素子搭載空間を規定するとともに、前記デバイス本体と前記蓋体とを、それぞれの部材の、前記素子搭載空間の側の外周において間断なく当接させて連続した超音波接合部を形成し、これによって、前記素子搭載空間を気密封止かつ前記超音波接合部を介して前記機能素子を外部の素子等と電氣的に接続する工程、

40

を含んでなることを特徴とする電子デバイスの製造方法にある。

【0015】

さらに加えて、本発明は、別の面から、機能素子を搭載した電子デバイスに蓋体を被覆し、固定する方法であって、

前記機能素子を搭載したデバイス本体の外周部に予め定められたパターンで固定領域を形成し、前記固定領域に前記蓋体の対応部分を当接させ、そして超音波接合によって前記デバイス本体と前記蓋体とを気密封止することを特徴とする電子デバイスにおける蓋体の固定方法にある。

50

【0016】

【発明の実施の形態】

本発明は、マイクロ・エレクトロ・メカニカル・システム素子やその他の機能素子を搭載した電子デバイスとその製造方法、そして電子デバイスにおける蓋体の固定方法にある。以下、これらの発明をそれらの好ましい実施の形態について説明する。

【0017】

本発明の電子デバイスは、情報通信、自動車、家電製品、産業機械などの分野において広く使用されている各種の電子デバイスを包含する。ここでいう「電子デバイス」は、一般的には、デバイス本体としての基板と、その基板の表面、裏面及び（又は）内部に搭載された少なくとも1個の機能素子と、前記基板の機能素子搭載面を覆った蓋体（リッド、カバーなどともいう）とから構成される。これらの電子デバイスは、必要ならば、放熱板などの追加の部材を有していてもよい。また、必要ならば、蓋体の表面、裏面及び（又は）内部にも機能素子が搭載されていてもよい。もちろん、これらの電子デバイスには、配線、電極、外部端子などの常用のデバイス要素を取り付けることができる。

10

【0018】

本発明の電子デバイスにおいて、それに搭載する機能素子は、大別して、2種類からなる。

【0019】

第1の機能素子は、MEMS素子であり、通常、マイクロマシニング技術あるいはその他の技術によって製造される微細加工した素子のすべてを包含する。MEMS素子は、通常、例えばシリコン基板のような半導体基板あるいはその他の基板の能動面上に、半導体デバイスの製造プロセスと同様なプロセスを用いて、微小機械部品を作り込むと同時に、その微小機械部品を動作させる電子部品（例えば、電子回路など）を作り込むことによって、製造することができる。MEMS素子用の微小機械部品の具体例は、以下に列挙するものに限定されるわけではないけれども、例えば電子回路、半導体チップ、リレー、センサ、キャパシタ、インダクタ、アクチュエータなどを包含する。これらの微小機械部品は、単独で使用してもよく、2種以上を組み合わせ使用してもよい。また、これらの微小機械部品は、好ましいことに、その他の機能部品、例えば駆動IC等の駆動部品やキャパシタ、レジスタ等の受動部品などと組み合わせ使用するとき、両部品を近接させて配置でき、処理の高速化、デバイスの小型化などの利点を達成することができる。MEMS素子を搭載した電子デバイスは、以下、「MEMS素子搭載電子デバイス」という。

20

30

【0020】

第2の機能素子は、MEMS素子以外の機能素子、すなわち、「その他の機能素子」である。ここで、「その他の機能素子」とは、以下に列挙するものに限定されるわけではないけれども、例えば、電子回路、ICチップ、LSIチップ等の半導体チップ、リレー、センサ、キャパシタ、インダクタ、アクチュエータ、バイオチップなどを包含する。また、このような「その他の機能素子」を搭載した電子デバイスは、以下、「機能素子搭載電子デバイス」という。なお、本願明細書において特に断らないで「機能素子」と言った場合、MEMS素子及びその他の機能素子の両者を包含するものとする。

【0021】

以下で詳細に説明するように、本発明の電子デバイスでは、MEMS素子やその他の機能素子を搭載する際にワイヤボンディングを使用しないですむので、パッケージの小型化、コンパクト化を図ることができ、また、MEMS素子などと駆動IC、受動部品等とを基板上に一体的に形成できるので、デバイスの小型化、高速処理を実現することができる。さらに、ウエハレベルパッケージのプロセスでデバイスを製造することが可能となり、コストダウンとテストの容易化を達成することができる。

40

【0022】

また、基板と蓋体を、接着剤や接着シートを使用しないで超音波接合によって結合するので、接合強度を高めることができるばかりでなく、形成される微小機械部品のための動作空間あるいは素子搭載空間により高い気密封止度を付与することができる。また、超音波

50

接合は通常室温から約100℃～約150℃の比較的に低い温度で実施できるので、接着剤などを使用した時に避けることができなかった、処理中における不所望な分解ガスの発生や、そのようなガスの動作空間あるいは素子搭載空間内への充満といった不都合を防止することができる。

【0023】

最初に、MEMS素子搭載電子デバイスについて説明する。

【0024】

本発明のMEMS素子搭載電子デバイスでは、デバイス本体（以下、MEMS基板という）と、そのMEMS基板の表面を覆う蓋体とをもって素子搭載空間が規定されている。この素子搭載空間は、特に、微小機械部品の動作のために必要な空間であり、本明細書では、したがって、「動作空間」ともいう。MEMS基板と蓋体により規定される動作空間は、微小機械部品、MEMS基板及び蓋体の形状に応じていろいろな形態を有することができるけれども、デバイスのコンパクト化や加工の容易性などを考慮した場合、立方体、円筒体などが有利である。また、かかる動作空間を形成したり、その空間を拡張したりするため、比較的に肉厚の基板もしくは蓋体を用意して、その所定の位置にキャビティ（動作空間側に面した凹部）を形成してもよい。キャビティは、MEMS基板や蓋体の材質などに応じて、例えば、エッチングなどの化学的処理や、ドリリングなどの機械加工で形成することができる。キャビティの部分にMEMS素子を収めることで、得られる電子デバイスを小型化することができる。

【0025】

MEMS素子搭載電子デバイスにおいて、MEMS基板は、いろいろな材料から形成することができる。適当な基板材料として、例えばシリコンなどの半導体材料を挙げることができる。また、かかる基板の表面に、例えばシリコン酸化膜などの絶縁膜や、その他の機能を奏する皮膜を追加的に形成して使用してもよい。さらに、必要ならば、片面もしくは両面銅張り積層板、ビルトアップ配線板などをMEMS基板として使用してもよい。

【0026】

MEMS基板と組み合わせて使用される蓋体も、基板と同様に、特定の材料に限定されるわけではなく、一般的には、電子デバイスなどのデバイスにおいて蓋体として常用のいろいろな材料から形成することができる。適当な蓋体材料として、以下に列挙するものに限られるわけではないけれども、シリコン、サファイア、ガラス等の無機材料、ガラスエポキシ、エポキシ樹脂等の有機樹脂材料、ステンレス鋼、銅等の金属材料やその他の材料を挙げることができる。これらの蓋体材料は、通常、単独で使用されるけれども、必要に応じて、2種以上を組み合わせて使用してもよい。また、かかる蓋体もしくはその一部を光学材料、例えばガラス板やレンズなどで置き換えて、気密封止機能に追加して光学機能を得ることもできる。さらに、必要ならば、かかる蓋体の表面に追加の皮膜を形成したり、防錆等の処理を施してもよい。

【0027】

MEMS素子搭載電子デバイスにおいて、MEMS基板と蓋体を接合することによって動作空間が形成される。動作空間は、好ましくは、MEMS基板と蓋体との超音波接合により形成される。形成される動作空間は、超音波接合部によって気密に封止され、高度の真空中に保たれる。また、超音波接合には接着剤や高温処理が必要ないので、素子特性が劣化することもない。また、超音波接合には接着剤や高温処理が必要ないので、素子特性が悪影響を及ぼす分解ガスが動作空間の内部に充満するようなことはない。

【0028】

別の態様によれば、MEMS基板及び蓋体に組み合わせて、それらの部材の間で両者を接合する中間部材、いわば第2の基板、を使用することができる。中間部材の形態は、特に限定されるものではなく、平板でもそれ以外の形であってもよい。平板状の中間部材のほぼ中央の位置に開口部を設け、その開口部を動作空間の一部として機能させるのが好ましい。

【0029】

中間部材は、いろいろな材料から形成することができる。適当な中間部材の材料としては、以下に列挙するものに限定されないけれども、例えばシリコン、ガラス等の無機材料、ガラスエポキシ等の有機樹脂材料、金属材料などを挙げることができる。さもないければ、例えば銅張り積層板などの各種のプリント配線基板を中間部材として使用してもよい。なお、かかる中間部材における開口部の形成は、ドリリング、エッチングなどの常用の技法を使用することができる。

【0030】

超音波接合は、常法に従って行うことができる。例えば、処理環境は、通常、室温でよく、必要ならば、約100℃までもしくは約150℃までの比較的低い温度で実施してもよい。その他の超音波接合に好適な条件としては、例えば、

振幅周波数 約50～100kHz

振幅 約1～10μm

圧力 約1～1,000g/mm²

を挙げることができる。

【0031】

ところで、MEMS基板と蓋体の間、MEMS基板と中間部材の間、中間部材と蓋体の間、あるいはその他の部材間で本発明に従い超音波接合を行う場合、それぞれの部材の表面を清浄にしてから処理を行うのが好ましい。より強力に両者を結合させることができるからである。また、MEMS基板、蓋体、中間部材等の材質によっては部材どうしが結合しないかもしくは良好に結合しない場合があるので、あるいは、両者の結合強度をより高めるため、MEMS基板、蓋体、中間部材等の部材の少なくとも一方に、好ましくはすべてに、接合強化のための結合媒体を接合部位に選択的に付与した後に、超音波接合を実施するのが好ましい。

【0032】

超音波接合を補助し得る結合媒体は、特に限定されるわけではないけれども、通常、めっき、バンプなどの形態であるのが有利である。これらの結合媒体は、通常、導体金属から有利に形成することができる。適当な導体金属として、以下に列挙するものに限定されるわけではないけれども、金、アルミニウム、銅又はその合金を挙げることができる。また、例えば導体めっきは、単層であってもよく、2層もしくはそれ以上の多層構造であってもよい。多層構造のめっきを結合媒体として利用した場合、下地に対する結合力と相手方に対する結合力をそれぞれ最大限に引き上げることができるので、好適である。

【0033】

超音波接合の好ましい一例を説明すると、MEMS素子の電極は、一般的にアルミニウムあるいは銅からなる。したがって、この電極に超音波接合により蓋体の配線パターンを接合する場合、例えば、電極に金めっきを施し、配線パターンに形成した金のバンプを接合することにより、Au-Au接合を行うことができる。また、アルミニウムからなる電極に、配線パターンに形成した金のバンプを接合することにより、Au-Al接合を行ってもよい。さらに、電極に金めっきを施し、銅からなる配線パターンを接合することにより、Au-Cu接合を行うか、銅からなる電極に、配線パターンに形成した金のバンプを接合することにより、Au-Cu接合を行ってもよい。すなわち、本発明の実施において、超音波接合はいろいろな形態で実施できる。

【0034】

さらに、MEMS基板、蓋体、中間部材等は、接合すべき2つの部材のどちらもが同じ形態、例えば導体めっき又は導体バンプを有していてもよく、さもないければ、一方に導体めっきを有し、他方に導体バンプを有していてもよい。導体めっきや導体バンプの形成方法は、よく知られているので、ここでの詳細な説明は省略する。

【0035】

本発明のMEMS素子搭載電子デバイスでは、MEMS基板、蓋体及び必要に応じて中間部材を接合（好ましくは超音波接合）して気密封止された動作空間を形成することに加えて、その動作空間の内部において、微小機械部品を任意の手段で基板上に固定もしくは作

10

20

30

40

50

り込むことができる。マイクロマシニング技術が一般的に有用である。別法によれば、微小機械部品をMEMS基板に対してフリップチップ接続をもって固定してもよい。ここで、フリップチップ接続は、常法に従って、例えば、導体バンプやはんだボールを介して実施することができる。この接続法を利用することによって、素子搭載領域を小さくし、デバイスの小型化を図ることができるばかりでなく、ワイヤボンディング法に見られるワイヤ接触などの不都合も回避することができる。

【0036】

本発明のMEMS素子搭載電子デバイスでは、MEMS素子用の微小機械部品を独立して使用できることはもちろんのこと、好ましいことに、他の機能部品、例えば受動部品、駆動部品（駆動IC）などと組み合わせて有利に使用することができる。本発明の電子デバイスでは、これらの組み合わせを両者を接近させた状態で実現できるので、処理速度の高速化、ノイズ発生の防止、デバイスの小型化などを達成することができる。

10

【0037】

また、本発明のMEMS素子搭載電子デバイスでは、それに組み込まれた微小機械部品やその他の機能部品を各種の外部回路、素子などと接続するため、MEMS基板、蓋体あるいは中間部材に、それ（それら）を厚さ方向に貫通して形成された導体充填ビアを設けるのが好ましい。導体充填ビアを形成することにより、デバイス内の接続線路を短縮し、高速化、ノイズの防止などを行うことができるからである。また、かかる導体充填ビアの形成と組み合わせて、再配線などを形成してもよい。複数の処理を同一の工程で同時に実施でき、工程の短縮やコストダウンを図ることができるからである。導体充填ビアの端面（露出面）には、外部接続端子（例えば、Auバンプ）などを設けるのが有利である。

20

【0038】

導体充填ビアの形成は、常法に従って行うことができる。例えば、基板や蓋体の所定の部位にスルーホールを形成した後、例えば金、アルミニウム、銅又はその合金などの導体金属を充填することによって、導体充填ビアを有利に形成することができる。また、導体金属の充填と同時進行で、再配線などの配線パターンを形成することもできる。

【0039】

本発明のMEMS素子搭載電子デバイスでは、その超音波接合部の外側に、それを取り囲んで結合せしめられた封止樹脂がさらに存在するのが有利である。かかる封止樹脂は、特に、超音波接合部の外側に間断なく形成されていることが好ましい。これによって、超音波接合部の強度を高めるとともに、気密封止の効果も高めることができるからである。封止樹脂は、例えば、エポキシ樹脂、ポリイミド樹脂などであり、ポッティングなどで所定量をディスペンスすることができる。

30

【0040】

さらに、気密封止された動作空間の形成をより確実なものとなすため、MEMS基板、蓋体及び必要に応じて中間部材が、それぞれの部材の、動作空間の側の外周を間断なく当接させて形成された第2の連続した超音波接合部をさらに有しているように構成するのが好ましい。超音波接合は、上記のようにして実施することができる。また、第2の連続した超音波接合部の外側にも、その強化などのため、超音波接合部を取り囲んで封止樹脂を適用し、硬化させるのが有利である。

40

【0041】

第2の超音波接合部は、好ましくは、細幅で途切れのない枠の形で形成することができ、特に、シールリング（例えば、バンプ等）や導体めっきなどから有利に形成することができる。この超音波接合部の枠幅は、特に限定されるわけではないけれども、電子デバイスの小型化のため、一般的に約2mmもしくはそれ以下であることが好ましく、さらに好ましくは、約1mmもしくはそれ以下である。例えば導体めっきどうしの接合によって超音波接合部を形成する場合、MEMS基板側のめっき皮膜を比較的幅広に形成し、それに当接されるべき蓋体のめっき皮膜を比較的幅狭に形成するのが、より強力かつ確実な超音波接合部を形成するのに有効であろう。

【0042】

50

さらにまた、以下で具体的に説明するけれども、本発明のMEMS素子搭載電子デバイスは、チップレベルで1個ずつ製造してもよいけれども、電子デバイスの複数個をウエハレベルパッケージのプロセスで一括して製造し、その後に単個の電子デバイスに切り離すのが有利である。多数個の電子デバイスを一括して製造できるばかりでなく、製品の検査が容易に可能となり、製造コストも大幅に低減することができるからである。

【0043】

本発明によるMEMS素子搭載電子デバイスは、いろいろな手法に従って製造することができるけれども、好ましくは、下記の工程：

微小機械部品及びその微小機械部品の動作のための電子部品を基板上に作り込んでMEMS基板（MEMS素子）を形成する工程、及び

前記MEMS基板と前記蓋体とを超音波接合により結合せしめて、密閉された動作空間を規定する工程、

を含むいろいろな方法によって製造することができる。

【0044】

典型的には、本発明方法は、下記のような一連の工程：

(1) 基板、例えばシリコン基板等の半導体基板を用意する工程、

(2) 用意した基板の素子搭載面（能動面）あるいは動作空間の側の面に、目的とするパッケージのデザインに応じてスルーホール、キャビティ等を形成する工程、

(3) スルーホールに導体金属を充填したり、基板上に再配線パターンなどを形成したりする工程、

(4) 超音波接合に供するため、導体金属のめっきやバンプなどを形成する工程、

(5) 前記基板を切り離して、それぞれがキャビティ、導体充填ビア等を備えた基板からなるパッケージを得る工程（基板切り離し工程は、ウエハサイズパッケージのプロセスを利用する場合、後段の工程に委ねてもよい）、及び

(6) 別に作製したMEMS基板（MEMS素子）に前記パッケージを貼り合せ、超音波接合する工程、

によって有利に実施することができる。

【0045】

また、この製造方法は一例であり、それぞれの工程は、本発明の範囲内でいろいろに変更することもできる。例えば、工程の順序を入れ替えたり、新たな工程を追加したりしてもよい。なお、個々の工程の詳細は、上述の電子デバイスの説明から容易に理解することができるであろう。

【0046】

さらに具体的に説明すると、本発明のMEMS素子搭載電子デバイス（MEMSデバイス）は、例えばシリコン基板を蓋体として使用し、これにMEMS基板（MEMS素子）を貼り付けてチップサイズパッケージ（CSP）を製造する場合、次のような手順で製造することができる。

〔蓋体の製造〕

1) シリコンウエハの用意

シリコンウエハを用意し、その表面を清浄に処理する。

2) スルーホール及びキャビティの形成

シリコンウエハのキャビティ形成面にレジストを塗布し、目的とするスルーホール及びキャビティのパターンに応じてレジスト膜をパターンニングし、レジストマスクを得る。次いで、このレジストマスクを介してウエハのエッチングを行い、スルーホール及びキャビティを所望の形状及びサイズで得る。なお、キャビティの形成は、省略することもできる。

3) 絶縁膜の形成

レジストマスクを溶解除去した後、シリコンウエハを酸化してその表面に絶縁膜（シリコン酸化膜）を形成する。

4) 導体充填ビア及び再配線の形成

シリコンウエハのキャビティ面にレジストを塗布し、ビア及び再配線形成領域が露出する

ようにレジスト膜をパターンニングし、レジストマスクを得る。次いで、このレジストマスクの存在において銅 (Cu) めっきを行い、Cu 充填ビア及び再配線を得る。このめっき工程で、必要に応じて、その他の配線や電極などを形成してもよい。

5) Auバンプの形成

超音波接合時に結合媒体として使用するため、Cu 充填ビアの端面にAuバンプを形成する。なお、必要ならば、Auバンプに代えてAuめっきを形成してもよい。

6) シリコンウエハのダイシング

ウエハをダイサーなどで切り離す。それぞれがキャビティ、Cu 充填ビア、再配線等を備えたシリコンチップを得る。このシリコンチップが、MEMSデバイスの蓋体として使用される。なお、シリコンウエハに代えてシリコンチップからスタートしているような場合には、この処理工程は不要である。

10

〔MEMSデバイスの製造〕

7) MEMS素子形成シリコン基板の用意

MEMS素子形成シリコン基板 (MEMSチップ) を別途製造し、用意する。MEMSチップの外部接続端子の機能もかねる超音波接合部位 (蓋体のAuバンプに対応する個所) には、超音波接合を確実なものとするために、例えばAuめっきを結合媒体として被着しておくのが好ましい。すなわち、好ましくはアルミニウム、銅からなるMEMSチップの外部接続端子に、例えばAuめっきなどを予め被着しておくのが好ましい。

8) MEMSチップと蓋体の貼り合わせ

MEMSチップと蓋体を正確に位置合わせして貼り合わせる。蓋体のAuバンプとMEMSチップのAuめっきが当接した状態が得られる。また、MEMSチップと蓋体の間には、MEMSの微小機械部品が動作可能な動作空間が確保される。

20

9) 超音波接合

MEMSチップに蓋体を貼り合せた状態で超音波接合を行う。超音波接合の条件は、例えば、処理温度：室温～約150℃、振幅周波数：約50～100kHz、振幅：約1～10μm、圧力：約1～1,000g/mm²である。

10) 樹脂封止

上記の工程で形成された超音波接合部をさらに強化するため、超音波接合部の外回りをさらに樹脂封止するのが好ましい。封止樹脂としては、例えば、絶縁性のエポキシ樹脂などを使用できる。

30

11) 外部接続端子の形成

外部接続端子として使用するため、例えば、蓋体の裏側 (動作空間とは反対側の面) にはんだボール (例えば、Pb-Snボール、Ag-Cu-Snボールなど) を取り付ける。

【0047】

以上のような一連の工程を経て、小型のMEMSデバイスが完成する。それぞれのデバイスは、所定の検査に合格した後、出荷可能である。

【0048】

もう1つの面において、本発明は、機能素子を搭載するための素子搭載空間を超音波接合部によって気密封止したことを特徴とする機能素子搭載電子デバイスにある。この電子デバイスにおいて、機能素子は、上述の発明のようなMEMS素子に限定されるわけではなくむしろ「その他の機能素子」(先に説明した) であるのが一般的である。また、機能素子を固定する手段は、フリップチップ接続、ワイヤボンディング接続や、その他の常用の接続方法であることができる。要するに、この電子デバイスの場合、デバイス本体 (基板) と蓋体との結合を、高温加熱を必要とする接着剤の部分的塗布に代えて、それらの外周部に間断なく形成された超音波接合部によって行っていることに特徴がある。また、この超音波接合部を介して、機能素子を外部の素子等と電氣的に接続できる。

40

【0049】

本発明は、また、かかる機能素子搭載電子デバイスの製造方法にある。本発明のこの製造方法は、下記の工程：

デバイス本体及び (又は) 蓋体に前記機能素子を固定する工程、及び

50

前記デバイス本体と前記蓋体とを接合して素子搭載空間を規定するとともに、前記デバイス本体と前記蓋体とを、それぞれの部材の、前記素子搭載空間の側の外周において間断なく当接させて連続した超音波接合部を形成し、これによって、前記素子搭載空間を気密封止しかつ該超音波接合部を介して前記機能素子を外部の素子等と電氣的に接続する工程、を含んでなることに特徴がある。

【0050】

本発明による機能素子搭載電子デバイス及びその製造方法は、前記したMEMS素子搭載電子デバイス及びその製造方法に準じて実施することができる。

【0051】

別の面において、本発明は、電子デバイスの製造における蓋体の固定方法にある。この発明では、電子デバイスの構成は特に限定されるものではなく、いかなる構造の電子デバイスにも本発明方法を適用することができる。典型的には、電子デバイスは、上記した電子デバイスと同様に、デバイス本体としての基板と、その基板の表面、裏面及び（又は）内部に搭載された少なくとも1個の機能素子と、前記基板の機能素子搭載面を覆った蓋体とから構成され、必要ならば、放熱板などの追加の部材を有していてもよく、また、蓋体の表面、裏面及び（又は）内部にも機能素子が搭載されていてもよい。さらに、基板や蓋体には、素子搭載空間を規定もしくは拡張するためのキャビティや、外部との電氣的導通をとるための導体ビア（フィルド・ビア）、配線、電極、外部端子などが設けられていてもよい。

【0052】

本発明による蓋体の固定方法は、機能素子を搭載したデバイス本体の外周部に予め定められたパターン、好ましくは幅狭のストライプパターンで固定領域を設定しておき、この固定領域に蓋体の対応部分を当接させ、さらに超音波接合によって気密封止することを特徴とする。固定領域は、前記した通り、めっき、バンプなどからなるのが好ましい。

【0053】

本発明方法は、形成された超音波接合部の外側に、それを取り囲んで封止樹脂を適用し、結合せしめる工程をさらに含むことが好ましい。また、この固定方法は、デバイス本体及び蓋体のそれぞれの表面に導体めっき及び（又は）導体バンプを結合媒体として形成した後、それらの結合媒体を介して超音波接合を行うことが好ましい。さらに、この固定方法は、導体めっき及び（又は）導体バンプを、金、アルミニウム、銅又はその合金から形成することが好ましい。なお、これらの好ましい形態及びその他の形態は、上述の電子デバイス及びその製造方法の説明から容易に理解できるであろう。

【0054】

【実施例】

引き続き、本発明の実施例を添付の図面を参照して説明する。なお、下記の実施例は、本発明を具体的に説明してその理解度を高めるためのものであり、本発明がこれらの実施例によって限定されるものでないことは言うまでもない。特に、本発明の実施において、下記の実施例に記載される工程を任意の組み合わせることによって、得られる作用効果を多様化することができるであろう。

【0055】

図3は、本発明によるMEMS素子搭載電子デバイスの1つの好ましい例を示した断面図である。図示の電子デバイス10は、シリコン基板1と蓋体2によって規定された素子搭載空間（特に、動作空間）8に、マイクロカンチレバー4が微小機械部品として作り込まれている。また、図示していないが、シリコン基板1の能動面には、マイクロカンチレバー4とともに、それを動作させるための電子回路も作り込まれている。電子回路は、アルミニウム（A1）からなる電極31を有している。図示の電子デバイス10は、例えば、加速度計やマイクロジャイロなどのセンサとして使用することができる。

【0056】

マイクロカンチレバー4は、シリコン基板1の能動面にマイクロマンニング技術によって作り込まれており、ボンディングワイヤなどは備えていない。よって、電子デバイス10

を図示のように小型化し、コンパクトに収めることができる。なお、マイクロカンチレバー4を取り付けた基板1は、以下、MEMS基板とも呼ぶ。

【0057】

電子デバイス10は、さらに超音波接合部3を備えている。超音波接合部3は、図示されかつ以下に図11及び図12を参照して説明するように、MEMS基板1のA1電極31と、蓋体（シリコン基板）2の加工によって形成された配線基板20の銅配線パターン26を、銅配線パターンに形成した金のバンプ27を介して接続することによって形成されたものである。なお、このようなAu-A1接合に代えて、Au-Au接合、Au-Cu接合なども採用することができる。超音波接合部3の外側は、それを取り囲むようにしてエポキシ樹脂32で封止されている。また、配線基板20の銅パッド26には、外部接続端子（はんだボール）33が取り付けられている。 10

【0058】

図4は、図3に示したMEMS素子搭載電子デバイスの1変形例を示したものである。この電子デバイス10の場合、配線基板20をシリコン基板2に代えて透明なガラス基板12から形成している。このデバイス10では、したがって、カンチレバー4に代えてDM D (Digital Mirror Device) 等の光用MEMS素子などを搭載し、新たな光学デバイスを提供することができる。もちろん、透明なガラス基板ばかりでなく、光学レンズなども使用可能である。

【0059】

ところで、図3及び図4では、配線基板20のシリコン基板2あるいはガラス基板12にキャビティ（凹部）を設けた例を示した。しかし、配線基板20の配線パターン26、バンプ27及び電極31の合計の厚みにより、マイクロカンチレバー4の動作に支障がない空間を得ることができる場合、基板におけるキャビティの形成を省略することができる。図20は、図3のシリコン基板2からキャビティを除いた例である。なお、図示のような電子デバイス10の場合、電極31の厚さは数 μm 程度、配線パターン26の厚さは数 μm ～30 μm 程度、そしてバンプ27の厚さ（高さ）は15～30 μm 程度（接合後は半分～2/3に減少）である。 20

【0060】

図5は、本発明によるMEMS素子搭載電子デバイスのもう1つの好ましい例を示したものである。この電子デバイス10の場合、図3に示した電子デバイス10の場合には超音波接合部3のみを有していたのに反して、図6に模式的に示すように、超音波接合部3を取り囲むようにしてもう1つの、すなわち、第2の超音波接合部13が形成されている。第2の超音波接合部13は、配線基板20（MEMS基板1）の外周にそって枠状に形成されている。超音波接合部13の枠幅（w）は、所期の接合効果が得られる限り、狭いほうがより好ましく、通常、約2mmもしくはそれ以下であり、さらに好ましくは、約1mmもしくはそれ以下である。 30

【0061】

第2の超音波接合部13は、好ましくは超音波接合部3と同時に形成することができる。まず、MEMS基板1上に、枠状のパターン（シールリング）41を形成しておく。このパターンも、MEMSを製造する工程で作りこまれるため、図3及び図4の電極31と同様にアルミニウムまたは銅からなる。 40

【0062】

蓋体2には、銅からなる枠状のパターン（シールリング）46を形成しておく。このパターンは、蓋体に配線パターン26を形成する際に、配線パターン26と同様に形成することができる。次いで、MEMSの枠状のパターン41と、蓋体2の枠状のパターン46を接合する。この工程も、超音波接合部3と同様、金のバンプ47を介して行うことができ、さもないと、図示しないが、アルミニウムからなるパターン41に、金めっきを施したパターン46を接合することにより、Au-A1接合を行うか、パターン41に金めっきを施し、銅からなるパターン46を接合することにより、Au-Cu接合を行うか、銅からなるパターン41に、金めっきを施したパターン46を接合することにより、Au- 50

Cu接合を行うかなどして、有利に実施できる。なお、本例と図20のようなキャビティのない例を組み合わせる場合、蓋体2とMEMS基板1にシールリングとなるパターン46及び41を設ける際に、これらのパターン46及び41と、パターン接合のためのめっき（金めっき等）の厚さの合計が、MEMSの動作に支障がない空間を得ることができる高さ（厚さ）以上であることが必要である。超音波接合部13の外側には、図示していないが、エポキシ樹脂などの封止樹脂を被覆してもよい。配線基板20の銅パッド26には、外部接続端子（はんだボール）33が取り付けられている。

【0063】

図7は、本発明によるMEMS素子搭載電子デバイスのさらにもう1つの好ましい例を示したものである。図示の電子デバイス10は、プリント配線板（両面銅張り積層板）60に予め形成された開口部を素子搭載空間8として利用している。すなわち、プリント配線板60は、本発明でいう「中間部材」に相当する。カンチレバー4を形成したMEMS基板1と、プリント配線板60の加工によって形成された配線基板70と、蓋体（ステンレス板）6とを相互に超音波接合することによって、電子デバイス10が完成している。

【0064】

超音波接合部3は、図示されるように、MEMS基板1のA1電極31と、配線基板70の銅配線パターン62を、金バンプ67を介して接続することによって形成されたものである。超音波接合部3の外側は、それを取り囲むようにしてエポキシ樹脂32で封止されている。また、配線基板70の銅配線パターン62には、外部接続端子（はんだボール）65も取り付けられている。さらに、配線基板70の、銅箔をエッチングして形成された封止用パターン（シールリング）63と蓋体（ステンレス板）7の間も超音波接合されている。

【0065】

図3～図8に示したMEMS電子搭載電子デバイス10では、動作空間8に微小機械部品（マイクロカンチレバー）4のみを配置した例を示した。しかし、ここでは図示しないが、MEMS基板1の能動面上に、微小機械部品を駆動するための半導体素子を搭載し、MEMS基板上の電極と接続し、蓋体で封止することもできる。半導体素子の搭載は、例えば、以下に図9及び図10を参照して説明するような方法を用いることができる。

【0066】

本発明は、前記したように、MEMS素子搭載電子デバイス以外に、機能素子搭載電子デバイスも包含する。かかる電子デバイスの一例を、図9及び図10を参照して説明する。

【0067】

図8は、図7に示したMEMS素子搭載電子デバイスの1変形例を示したものである。この電子デバイス10の場合、ステンレス板からなる蓋体6に代えて透明なガラス基板からなる蓋体7を使用している。このデバイス10では、カンチレバー4に代えてDMD等の光用MEMS素子などを搭載し、新たな光学デバイスを提供することができる。もちろん、透明なガラス基板ばかりでなく、光学レンズなども使用可能である。

【0068】

図9は、本発明による機能素子搭載電子デバイスの1つの好ましい例を示したものである。この電子デバイス10は、図3を参照して先に説明した電子デバイス10に同様な構成を有しているが、本発明の作用効果をMEMS素子以外で得るため、MEMS素子に代えて半導体素子（LSIチップ）5がフリップチップ接続で搭載されている。フリップチップ接続には、金バンプ15が用いられている。なお、この種の電子デバイスでは、その超音波接合に由来する作用効果を十分に得ることができ、しかもワイヤボンディングによる不都合が発生しないのであるならば、図示のようなLSIチップあるいはその他の機能素子をワイヤボンディングで接続してもよい。

【0069】

図10は、本発明による電子デバイスにおける蓋体固定方法の1つの好ましい例を示した断面図である。図示の機能素子搭載電子デバイス10は、先に図5を参照して説明したMEMS素子搭載電子デバイス10と同様な構成を有している。しかし、本例の場合、ワイ

ヤボンディングによる不都合が発生しないことが確認されたので、LSIチップ5を、ボンディングワイヤ16を介して、基板1上に形成されたA1電極31と接続している。

【0070】

次いで、上記した電子デバイス及びその他の電子デバイスの数例について、それらの電子デバイスの製造例を具体的に説明する。

実施例1：

本例では、図3に示したMEMS素子搭載電子デバイスの好適な製造方法を図11及び図12を参照して説明する。

【0071】

まず、図11(A)に示すように、シリコンウエハ2を用意し、洗浄、乾燥によってウエハ表面から塵埃などを除去する。

【0072】

次いで、図11(B)に示すように、シリコンウエハ2の片面にフォトレジスト21を所定の膜厚で塗布し、形成すべきキャビティ及びスルーホールに合わせてパターンニングする。得られたレジストパターン21をマスクとしてシリコンウエハ2をエッチングし、キャビティ12及びスルーホール（未貫通の状態）24を形成する。

【0073】

ここで、シリコンウエハのエッチングには、いろいろな方法を使用することができる。例えば、プラズマエッチング、スパッタエッチング、リアクティブイオンエッチングなどのドライエッチングプロセス、あるいはエッチング液を使用したウエットエッチングプロセスを使用することができる。プラズマエッチングの場合、例えば、 CF_4 や SF_6 などをエッチングガスとして使用できる。別法として、キャビティ12をエッチングで形成し、スルーホール24を CO_2 レーザやYAGレーザで形成してよい。

【0074】

引き続き、未貫通のスルーホール24を貫通させるため、図11(C)に示すように、キャビティを覆うようにフォトレジスト23を塗布し直し、得られたレジストパターン23をマスクとして再びエッチングを行う。

【0075】

マスクとして使用したフォトレジストの皮膜を除去した後、図11(D)に示すように、酸化性雰囲気中で加熱処理を行い、ここでは図示しないが、シリコンウエハ2の表面にシリコン酸化膜(SiO_2)を絶縁膜として形成する。なお、シリコン酸化膜の形成については、図13に、シリコンウエハ2の表面に SiO_2 膜22を形成し、さらにスタッドバンプ27を設けた例が示されているので、あわせて参照されたい。また、以下に図11(H)を参照して説明する工程では、スタッドバンプ27が銅充填ビア26の直上に形成されているが、実際には、図13に示すように、銅充填ビア26の直上を避けた位置にスタッドバンプ27を形成するのが好ましい。ビア26の直上は、平坦性に問題がある場合があるからである。よって、外部接続端子としてのはんだボール33も、図示のように、ビア26の直上を避けて形成するのが好ましい。もちろん、平坦性に問題がなければ、スタッドバンプ27とはんだボール33をビア26の直上に形成してもよい。

【0076】

シリコン酸化膜の形成が完了した後、図示しないが、銅の無電解めっき（クロムと銅のスパッタなどでもよい）によって、引き続き実施する電解めっきのための給電層を形成する。次いで、図11(E)に示すように、フォトレジスト25を所定の膜厚で塗布し、配線となる部分が露出するようにパターンニングする。

【0077】

次いで、図11(F)に示すように、給電層から給電し、銅の電解めっきを行う。先の工程で得られたレジストパターン25がマスクとして機能し、露出部分に金属層（銅層；銅の配線パターン）26が形成される。銅は、スルーホール24の内部にも充填され、銅充填ビア26が形成される。配線パターン26の形成には、例えば、サブトラクティブ法、アディティブ法等、各種の方法を使用できる。なお、この段階で、少なくとも配線パター

ン26のパッドとなる部分には、銅の電解めっきの後にさらにニッケルめっき、金めっき等を施し、保護めっきを形成するのが好ましい。

【0078】

使用済みのレジストパターンを剥離して除去した後、さらに給電層をエッチングによって除去する。図11(G)に示すように、キャビティ12及び配線パターン26を備えたシリコンウエハ2が得られる。

【0079】

引き続いて、図11(H)に示すように、配線パターン26のパッドに、MEMS素子搭載基板(MEMS基板)との接合用のバンプ27を形成する。例えば、ワイヤボンディングによって金のスタッドバンプ27を形成することができる。スタッドバンプ27は、前記したように、ビア26の直上を避けて形成するのが好ましい。

10

【0080】

さらに続けて、シリコンウエハ2を切断線Cで切断して、個々の配線基板(パッケージ)20に分離する。切断処理は、この技術分野で一般的に行われているように、例えばダイサーなどを使用して行うことができる。図12(I)は、得られた配線基板20の1個を示したものである。

【0081】

次いで、図12(J)に示すように、MEMS素子(マイクロカンチレバー)4を形成したシリコン基板(MEMS基板)1を配線基板20と位置合わせする。位置合わせは、基板に予め付与しておいた見当などを利用することにより、容易にかつ正確に行うことができる。

20

【0082】

位置合わせの完了後、図12(K)に示すように、MEMS基板1のA1電極31を配線基板20の配線パターン26と金バンプ27を介して超音波接合する。超音波接合の条件は、任意に変更可能であるが、一般的には、処理温度：室温～約150℃、振幅周波数：約50～100kHz、振幅：約1～10μm、圧力：約1～1,000g/mm²が好適である。

【0083】

超音波接合によってMEMS基板1と配線基板20を接続した後、図12(L)に示すように、形成された超音波接合部3の外側に、ディスペンサ(図示せず)によって封止樹脂(エポキシ樹脂)32を注入し、封止を行う。

30

【0084】

最後に、図12(M)に示すように、配線基板20の配線パターン26のパッドに外部接続端子(はんだボール)33を搭載する。はんだボール33は、前記したように、ビア26の直上を避けて搭載するのが好ましい。先に図3を参照して説明したようなMEMS素子搭載電子デバイス10が完成する。

【0085】

以上に順を追って説明した電子デバイスの製造方法は、いろいろに変更することができる。例えば、配線基板20の基板をシリコン基板からガラス基板に変更した場合、先に図4を参照して説明したようなMEMS素子搭載電子デバイス10が完成する。なお、この場合には、シリコン基板を使用していないので、途中でシリコン酸化膜を形成する工程は不要となる。

40

実施例2：

本例では、前記実施例1に記載の手法に従い図5に示したMEMS素子搭載電子デバイスを製造する好適な方法を、図14を参照して説明する。

【0086】

本例の場合、前記実施例1に記載のようにして銅配線パターン26及び金スタッドバンプ27を形成することに加えて、図14(A)に示すように、配線基板20の片面(MEMS基板と接合される側)に、枠状の封止用パターン(シールリング)46を銅の電解めっきによって形成し、その上にさらに、めっき層(例えば、スズめっき、金めっき等)47

50

を形成する。なお、金スタッドバンプ27に代えて、金めっきによるバンプをめっき層47の形成と同時に形成してもよい。

【0087】

配線基板20の他、MEMS基板1にも同様な処理を施す。すなわち、図14(B)に示すように、MEMS基板1の上面にA1電極31を形成することに加えて、配線基板20のシールリング46に対応する位置に、棒状の封止用パターン(シールリング)41をアルミニウム、銅などから形成する。

【0088】

上記のようにして配線基板20及びMEMS基板1の処理が完了した後、図14(B)に示すように、MEMS素子4を搭載したMEMS基板1を配線基板20と位置合わせする

10

【0089】

位置合わせの完了後、図14(C)に示すように、MEMS基板1のA1電極31を配線基板20の配線パターン26と金バンプ27を介して超音波接合して第1の超音波接合部3を形成すると同時に、MEMS基板1のシールリング41を配線基板20のシールリング46と金めっき47を介して超音波接合して第2の超音波接合部13を形成する。超音波接合の条件は、2つの接合部位の条件を考慮して任意に選択する。

【0090】

超音波接合によってMEMS基板1と配線基板20を第1の超音波接合部3及び第2の超音波接合部13で接続した後、図14(D)に示すように、配線基板20の配線パターン26のパッドに外部接続端子(はんだボール)33を搭載する。先に図5を参照して説明したようなMEMS素子搭載電子デバイス10が完成する。

20

実施例3:

本例では、図3に示したMEMS素子搭載電子デバイスの1変形例とその好適な製造方法を、図15を参照して説明する。本例に記載の製造方法を使用すると、シリコンウエハに半導体回路を作り込んだり、薄膜工程等により、キャパシタ、レジスタ等の受動素子を形成することにより、より多機能な電子デバイスを提供することができる。また、本例ではシリコンウエハを使用しているが、これに代えてガラス基板やその他の基板を使用できることは、言うまでもない。

【0091】

図15(A)に示すように、シリコンウエハ2を用意し、その裏面(キャビティ形成側の裏面)に半導体回路28を造り込む。次いで、図15(B)に示すように、シリコンウエハ2の片面にフォトレジスト21を所定の膜厚で塗布し、形成すべきキャビティ及びスルーホールに合わせてパターンニングする。得られたレジストパターン21をマスクとしてシリコンウエハ2をエッチングし、キャビティ12及びスルーホール(未貫通の状態)24を形成する。

30

【0092】

その後、ここでは図示しないが、図11及び図12を参照して説明した一連の工程を経てMEMS基板1及び配線基板20を完成した後、図15(C)に示すようにMEMS基板1と配線基板20を超音波接合する。すなわち、MEMS基板1のA1電極31を配線基板20の配線パターン26と金バンプ27を介して超音波接合する。

40

【0093】

次いで、形成された超音波接合部3の外側に封止樹脂(エポキシ樹脂)32を注入し、封止を行う。その後、配線基板20の配線パターン26のパッドに外部接続端子(はんだボール)33を搭載する。

【0094】

上記のようにして、MEMS素子搭載電子デバイス10が完成する。ここで、配線基板20の配線パターン26は、半導体回路28や、キャパシタ、レジスタ等の受動素子(図示せず)と接続するように形成されている。

実施例4:

50

本例では、図3に示したMEMS素子搭載電子デバイスのもう1つの変形例とその好適な製造方法を、図16を参照して説明する。本例に記載の製造方法を使用すると、多層配線構造をもったコンパクトで高性能な電子デバイスを提供することができる。また、本例ではシリコンウエハを使用しているが、これに代えてガラス基板やその他の基板を使用できることは、言うまでもない。

【0095】

前記実施例1に記載のようにしてシリコンウエハ2にキャビティ12及び銅配線パターン（銅充填ビア）26を形成した後もしくはその途中の段階で、図16（A）に示すように、シリコンウエハ2の裏面（キャビティ12とは反対側の面）にグランドプレーン29を形成する。

10

【0096】

次いで、図16（B）に示すように、絶縁層51、配線層52及び絶縁層53を順次形成して多層配線構造とする。

【0097】

多層配線構造の形成において、絶縁層51及び53は、それぞれ、エポキシ樹脂、ポリイミド樹脂等の絶縁性樹脂の塗布や、これらの樹脂のフィルムの積層によって形成することができる。

【0098】

また、配線層（配線パターン）52は、例えば、次のような手法によって形成することができる。

20

【0099】

絶縁層をレーザ加工し、下地の配線パターンが底面に露出するようにビアを形成する。なお、感光性樹脂を絶縁層に用いる場合、絶縁層の露光及び現像によってビアを形成することができる。

【0100】

次いで、絶縁層の表面（ビア内部を含む）に、銅の無電解めっきや、クロムと銅のスパッタにより、電解めっきの際の給電層を形成し、さらに、配線となる部分が露出したレジストパターンを形成する。

【0101】

引き続き、給電層から給電し、銅の電解めっきを施して、金属層（配線層）を形成する。先に形成したレジストパターンは、めっきの際のマスクとして働く。また、上記のようにして銅の電解めっきを完了した後、ニッケルめっき、金めっき等の保護めっきを施す。

30

【0102】

その後、使用済みのレジストパターンを剥離し、さらに給電層をエッチングで除去すると、目的とする配線パターン52が得られる。絶縁層51のビア内部は、銅で充填されている。なお、この配線パターン52の形成は、例えば、サブトラクティブ法、アディティブ法などで行うことができる。

【0103】

その後、ここでは図示しないが、図11及び図12を参照して先に説明した一連の工程を経てMEMS基板1及び配線基板20を完成した後、図16（C）に示すようにMEMS基板1と配線基板20を超音波接合する。すなわち、MEMS基板1のA1電極31を配線基板20の配線パターン26と金バンプ27を介して超音波接合する。また、形成された超音波接合部3の外側をエポキシ樹脂32で封止する。さらに、配線基板20の露出した配線パターン52には、それぞれ、外部接続端子（はんだボール）54を搭載する。

40

実施例5：

本例では、ウエハレベルパッケージのプロセスを使用して図3に示したMEMS素子搭載電子デバイスを製造する3方法を、図17を参照して説明する。

第1の製造方法：

図17（A）に示すように、複数個のMEMS素子4が形成されたシリコンウエハ40に、前記実施例1に記載の手法によって作製した個片の配線基板20を前記実施例1に記載

50

のようにして接続し、超音波接続部 3 を形成する。ディスペンサでエポキシ樹脂 3 2 を注入し、封止した後、切断線 C に沿ってシリコンウエハ 1 をダイシングする。図 3 に示したような、個々の MEMS 素子搭載電子デバイスが得られる。

第 2 の製造方法：

図 1 7 (B) に示すように、複数個の配線基板 2 0 が形成された大判の配線基板 5 0 を用意する。配線基板 5 0 は、前記実施例 1 に記載の手法によって作製できる。次いで、この大型の配線基板 5 0 に、それぞれ MEMS 素子 4 が形成された個片の MEMS 基板 1 を接続し、超音波接続部 3 を形成する。ディスペンサでエポキシ樹脂 3 2 を注入し、封止した後、切断線 C に沿って配線基板 5 0 をダイシングする。図 3 に示したような、個々の MEMS 素子搭載電子デバイスが得られる。

10

第 3 の製造方法：

図 1 7 (C) に示すように、複数個の MEMS 素子 4 が形成されたシリコンウエハ 4 0 及び複数個の配線基板 2 0 が形成された大判の配線基板 5 0 を用意する。配線基板 5 0 は、前記実施例 1 に記載の手法によって作製できる。次いで、この大型の配線基板 5 0 とシリコンウエハ 4 0 を接続し、超音波接続部 3 を形成する。次いで、切断線 C に沿って配線基板 5 0 をダイシングし、さらにディスペンサでエポキシ樹脂（図示せず）を注入し、封止すると、図 3 に示したような、個々の MEMS 素子搭載電子デバイスが得られる。

実施例 6：

本例では、図 8 に示した MEMS 素子搭載電子デバイスの好ましい製造方法を、図 1 8 を参照して説明する。

20

【0104】

まず、図 1 8 (A) に示すように、エポキシ樹脂を含浸させたガラスプリプレグに銅箔 6 1 を貼り付けた、両面銅張り積層板 6 0 を用意する。

【0105】

次いで、図 1 8 (B) に示すように、銅箔 6 1 をエッチングし、配線パターン 6 2 及び封止用パターン（シールリング）6 3 を形成する。さらに、ソルダレジスト 6 4 を所定の膜厚で形成する。配線パターン 6 2 において、ソルダレジスト 6 4 から露出している部分には、図示しないが、ニッケルめっきや金めっきを施す。

【0106】

次いで、図 1 8 (C) に示すように、ザグリ加工によって開口部 1 8 を形成する。なお、開口部 1 8 の形成は、ザグリ加工に代えて、プレスによる打ち抜きなどによって形成することもできる。

30

【0107】

開口部の形成が完了した後、積層板 6 0 をそれぞれの切断線 C に沿って切断する。図 1 8 (D) に示すように、個々の配線基板 7 0 が得られる。

【0108】

次いで、図 1 8 (E) に示すように、MEMS 素子 4 を搭載した MEMS 基板 1 を配線基板 7 0 と位置合わせし、超音波接合する。MEMS 基板 1 の A 1 電極 3 1 を配線基板 7 0 の配線パターン 6 2 が金バンプ 6 7 を介して接続され、超音波接合部 3 が完成する。超音波接合部 3 の外側には、図示のように、エポキシ樹脂 3 2 を注入し、封止する。

40

【0109】

その後、図 1 8 (F) に示すように、キャビティ 8 を蓋体（ステンレス板）6 で閉塞するとともに、蓋体 6 と配線基板 7 0 のシールリング 6.3 の間も超音波接合する。MEMS 素子 4 を搭載したキャビティ 8 が、完全に密閉された状態となる。また、配線基板 7 0 の露出した配線パターン 6 2 には、外部接続端子（はんだボール）6 5 を搭載する。先に図 8 を参照して説明したような MEMS 素子搭載電子デバイス 1 0 が完成する。

【0110】

ところで、上記した製造方法は、前記実施例 5 に記載の手法を利用することによって、より効率よく、かつ低コストで実施することができる。

【0111】

50

また、本例では中間部材として使用するために両面銅張り積層板を使用した。その代わりに、例えばシリコン基板やガラス基板を使用して、同様な構造のMEMS素子搭載電子デバイスを製造することもできる。この場合、配線パターンの形成や、開口部の形成は、前記実施例1に記載の手法を使用することができる。

実施例7：

本例では、本発明によるMEMS素子搭載電子デバイスのもう1つの好ましい例とその好適な製造方法を、図19を参照して説明する。

【0112】

まず、図19(A)に示すように、エポキシ樹脂を含浸させたガラスプリプレグに銅箔61を貼り付けた、両面銅張り積層板60を用意する。

10

【0113】

次いで、図19(B)に示すように、積層板60の所定の部位にスルーホール66を形成する。スルーホール66は、例えば、ドリリングによって形成することができる。

【0114】

引き続き、図19(C)に示すように、一般的なプリント配線基板の配線形成方法（例えば、サブトラクティブ法など）を使用して、めっきとエッチングにより、配線パターン62及び封止用パターン（シールリング）63を形成する。さらに、ソルダレジスト64を所定の膜厚で形成する。配線パターン62において、ソルダレジスト64から露出している部分には、図示しないが、ニッケルめっきや金めっきを施す。

【0115】

20

次いで、図19(D)に示すように、ザグリ加工によって開口部18を形成する。なお、開口部18の形成は、ザグリ加工に代えて、プレスによる打ち抜きなどによって形成することもできる。

【0116】

開口部の形成が完了した後、積層板60をそれぞれの切断線Cに沿って切断する。図19(E)に示すように、個々の配線基板70が得られる。

【0117】

次いで、図19(F)に示すように、MEMS素子4を搭載したMEMS基板1を配線基板70と位置合わせし、超音波接合する。MEMS基板1のA1電極31を配線基板70の配線パターン62が金バンプ67を介して接続され、超音波接合部3が完成する。超音波接合部3の外側には、図示のように、エポキシ樹脂32を注入し、封止する。

30

【0118】

その後、図19(G)に示すように、キャビティ8を蓋体（ステンレス板）6で閉塞するとともに、蓋体6と配線基板70のシールリング63の間も超音波接合する。MEMS素子4を搭載したキャビティ8が、完全に密閉された状態となる。また、配線基板70の露出した配線パターン62には、外部接続端子（はんだボール）65を搭載する。このようにして、MEMS素子搭載電子デバイス10が完成する。

【0119】

ところで、上記した製造方法は、前記実施例5に記載の手法を利用することによって、より効率よく、かつ低コストで実施することができる。

40

【0120】

また、本例では中間部材として使用するために両面銅張り積層板を使用した。その代わりに、例えばシリコン基板やガラス基板を使用して、同様な構造のMEMS素子搭載電子デバイスを製造することもできる。この場合、配線パターンの形成や、開口部の形成は、前記実施例1に記載の手法を使用することができる。

【0121】

以上、本発明を添付の図面を参照しながら特にその好ましい実施例について説明した。ところで、図示の各電子デバイスでは、蓋体の縁部にだけパッド（配線パターン）が形成され、そのパッド上にバンプが形成されているが、本発明の電子デバイスは、いろいろに変更可能である。例えば、蓋体2の上面に配線パターン26を引き回し、アレイ状に多数の

50

パッド（配線パターン）を設け、それぞれのパッド上にバンプを形成することもできる。

【0122】

【発明の効果】

以上に詳細に説明したように、本発明によれば、小型かつコンパクトな、SEMS素子等を搭載した電子デバイスが得られるばかりでなく、この電子デバイスは、加熱処理に原因した素子特性の劣化等がなく、しかも気密封止も完璧である。この電子デバイスは、特に、MEMS素子のように駆動部品を備えるために加熱処理と嫌う機能素子を搭載したものに好適である。

【0123】

また、本発明の電子デバイスの場合、その構成にフリップチップ接続部と超音波接合部を導入したので、SEMS素子と一体化した形でその他の機能素子、例えば駆動部品、パッシベーション部品等を組み込むことができ、デバイスの小型化、コンパクト化により一層貢献することができる。

【0124】

さらに、本発明の電子デバイスは、製造工程がシンプルであり、しかも簡単な手法で製造することができる。特に、本発明の電子デバイスはウエハレベルパッケージのプロセスで製造できるので、大幅なコストダウンが可能となる。

【図面の簡単な説明】

【図1】従来のチップ封止型半導体デバイスの一例を示した断面図である。

【図2】従来の表面実装型チップスケールパッケージの一例を示した断面図である。

【図3】本発明によるMEMS素子搭載電子デバイスの1つの好ましい例を示した断面図である。

【図4】本発明によるMEMS素子搭載電子デバイスのもう1つの好ましい例を示した断面図である。

【図5】本発明によるMEMS素子搭載電子デバイスのさらにもう1つの好ましい例を示した断面図である。

【図6】図5に示したMEMS素子搭載電子デバイスの蓋体を矢印V Iの方向で見た時の底面図である。

【図7】本発明によるMEMS素子搭載電子デバイスのさらにもう1つの好ましい例を示した断面図である。

【図8】本発明によるMEMS素子搭載電子デバイスのさらにもう1つの好ましい例を示した断面図である。

【図9】本発明による機能素子搭載電子デバイスの1つの好ましい例を示した断面図である。

【図10】本発明による電子デバイスにおける蓋体固定方法の1つの好ましい例を示した断面図である。

【図11】図3に示したMEMS素子搭載電子デバイスの好ましい製造方法の前半を、順を追って示した断面図である。

【図12】図3に示したMEMS素子搭載電子デバイスの好ましい製造方法の後半を、順を追って示した断面図である。

【図13】図11に示した製造工程におけるスタッドバンプの形成方法を拡大して示した断面図である。

【図14】図5に示したMEMS素子搭載電子デバイスの好ましい製造方法を、順を追って示した断面図である。

【図15】本発明による好ましいMEMS素子搭載電子デバイスの1製造方法を、順を追って示した断面図である。

【図16】本発明による好ましいMEMS素子搭載電子デバイスの1製造方法を、順を追って示した断面図である。

【図17】本発明による好ましいMEMS素子搭載電子デバイスの、ウエハレベルプロセスによる製造方法の数例を示した断面図である。

【図18】図8に示したMEMS素子搭載電子デバイスの好ましい製造方法を、順を追って示した断面図である。

【図19】本発明による好ましいMEMS素子搭載電子デバイスの1製造方法を、順を追って示した断面図である。

【図20】図3に示したMEMS素子搭載電子デバイスの1変形例を示した断面図である。

【符号の説明】

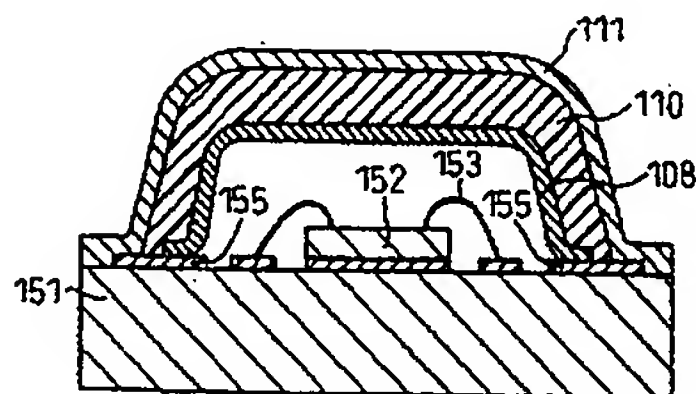
- 1…デバイス本体（素子基板）
- 2…蓋体
- 3…超音波接合部
- 4…微小機械部品（カンチレバー）
- 5…LSIチップ
- 6…蓋体
- 7…蓋体
- 8…素子搭載空間（動作空間）
- 10…電子デバイス
- 12…キャビティ（凹部）
- 13…第2の超音波接合部
- 15…はんだバンプ
- 16…ボンディングワイヤ

10

20

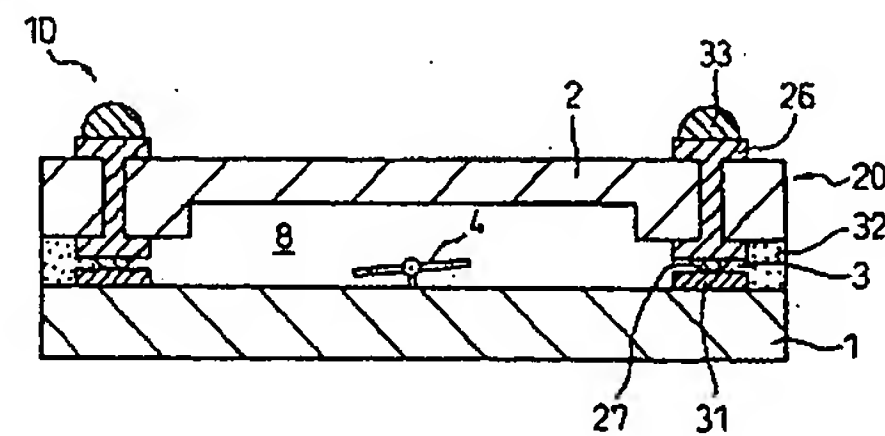
【図1】

図1



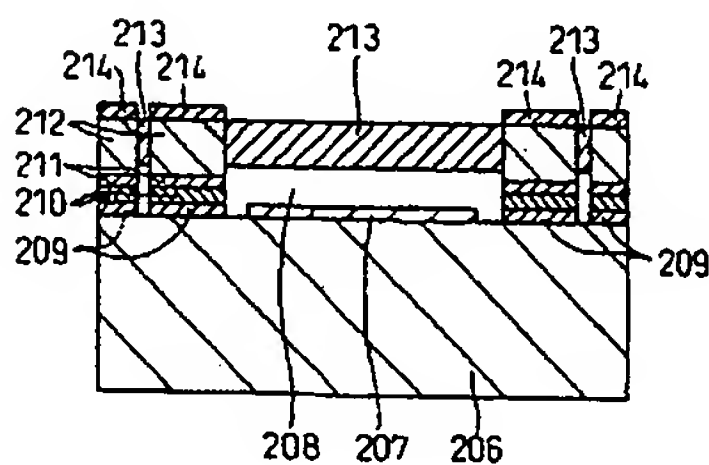
【図3】

図3



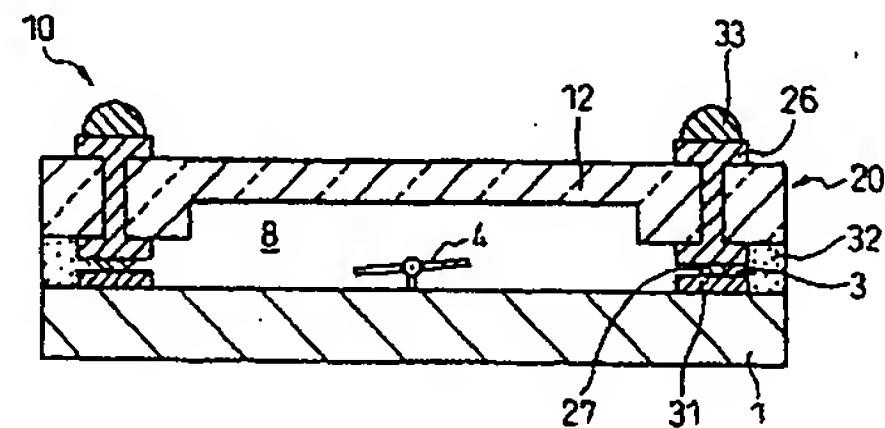
【図2】

図2

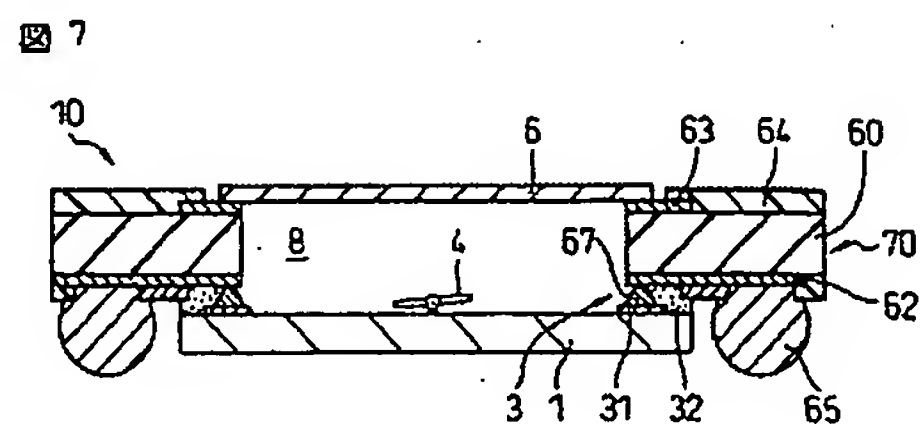


【図4】

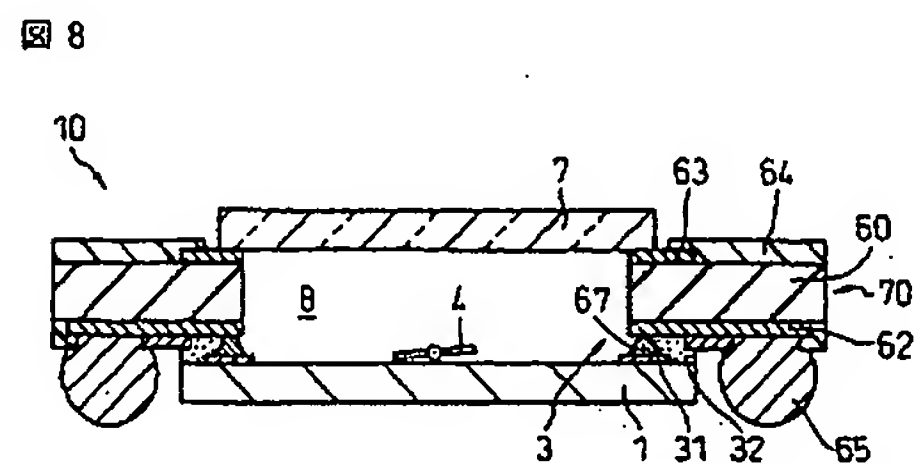
図4



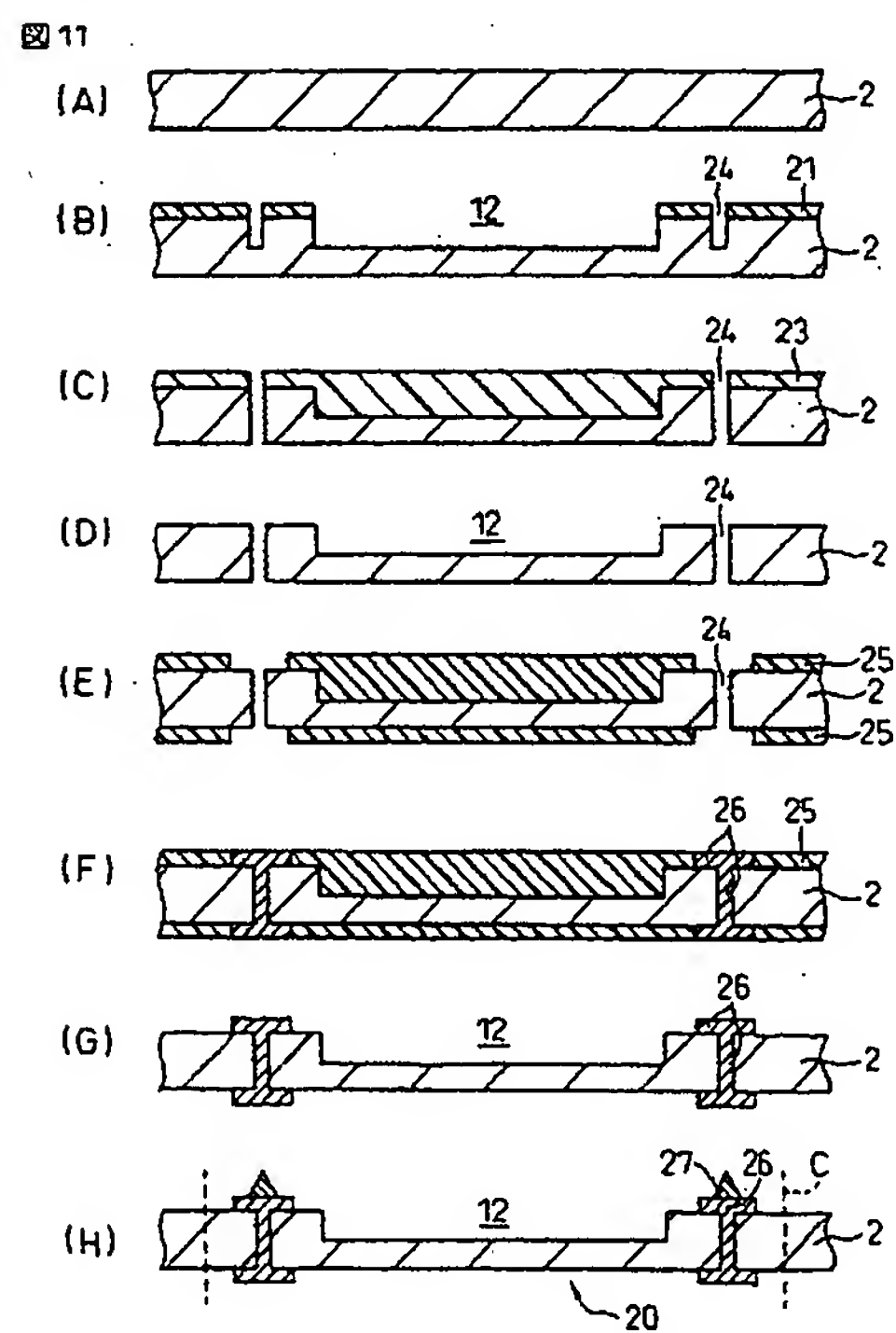
【图7】



【図 8】

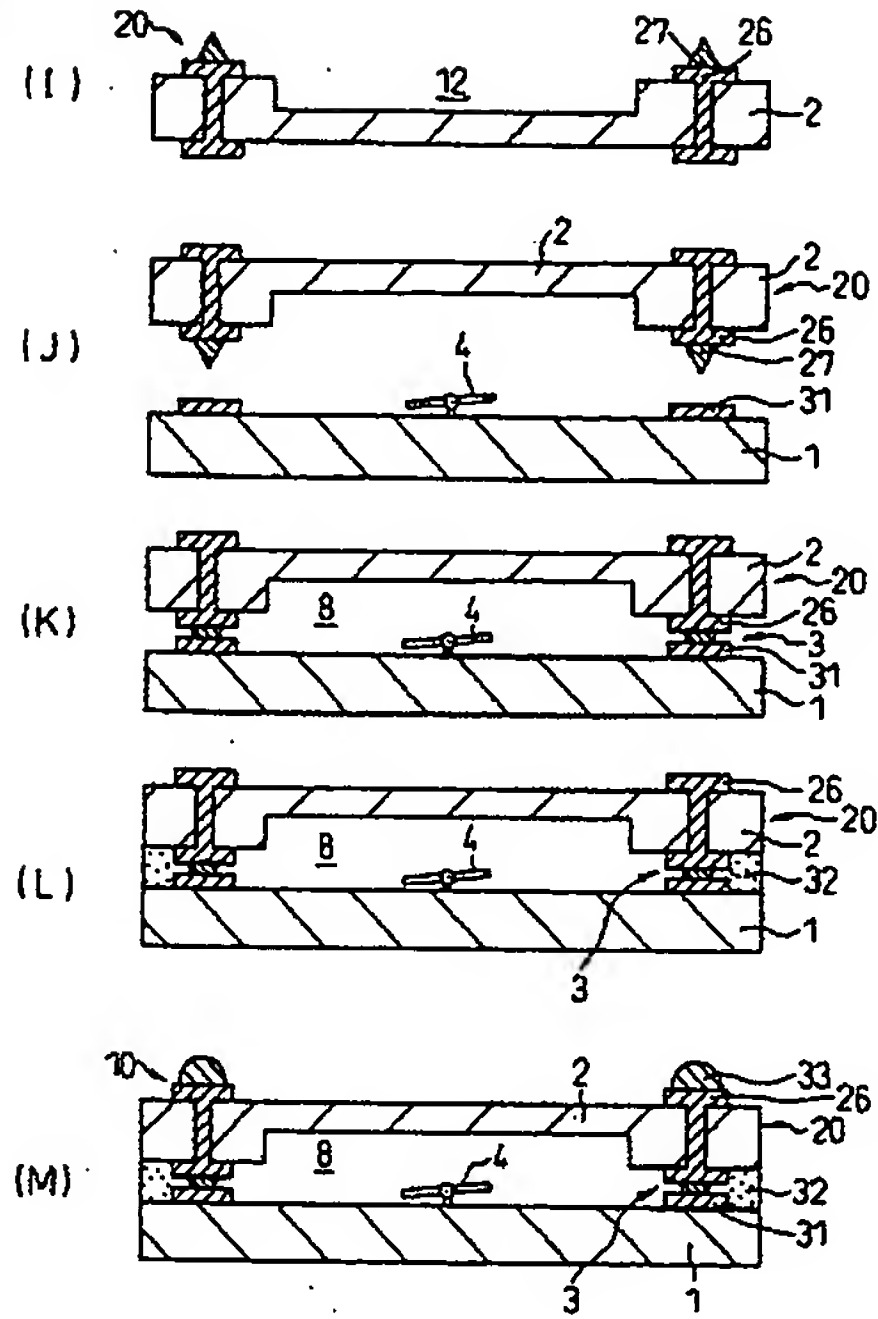


【图 1 1】



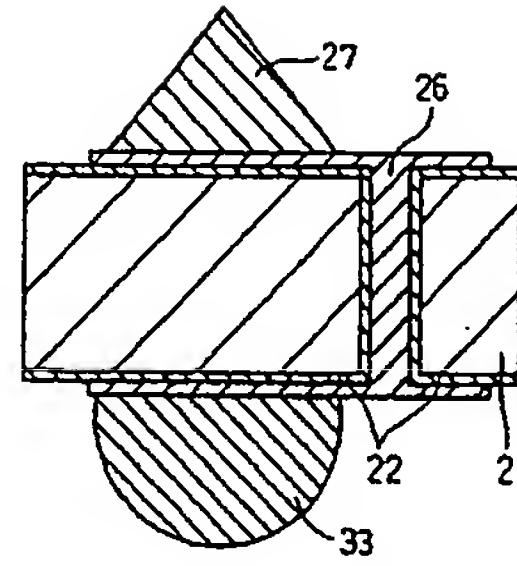
【図 1 2】

図 12



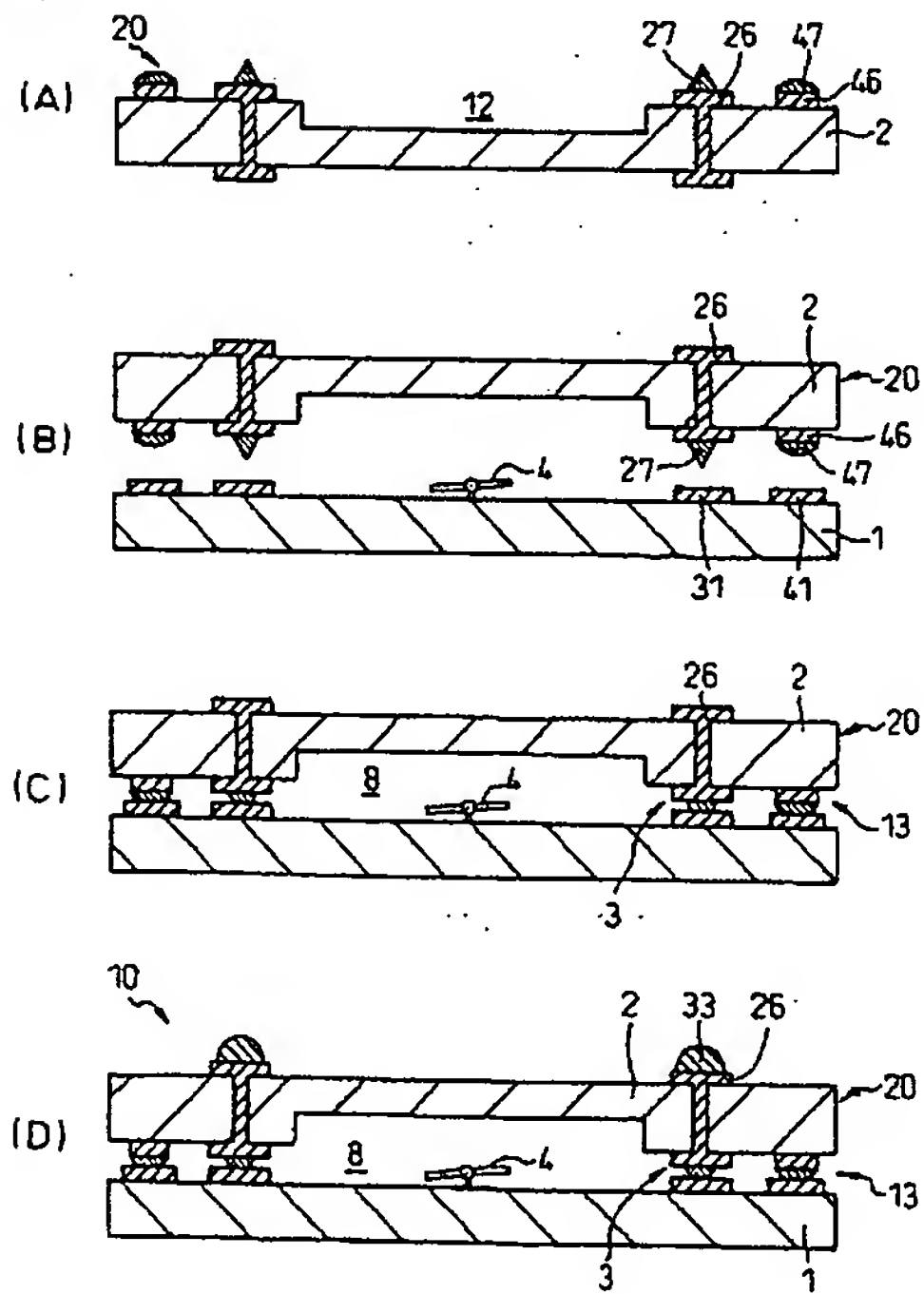
【図 1 3】

図 13



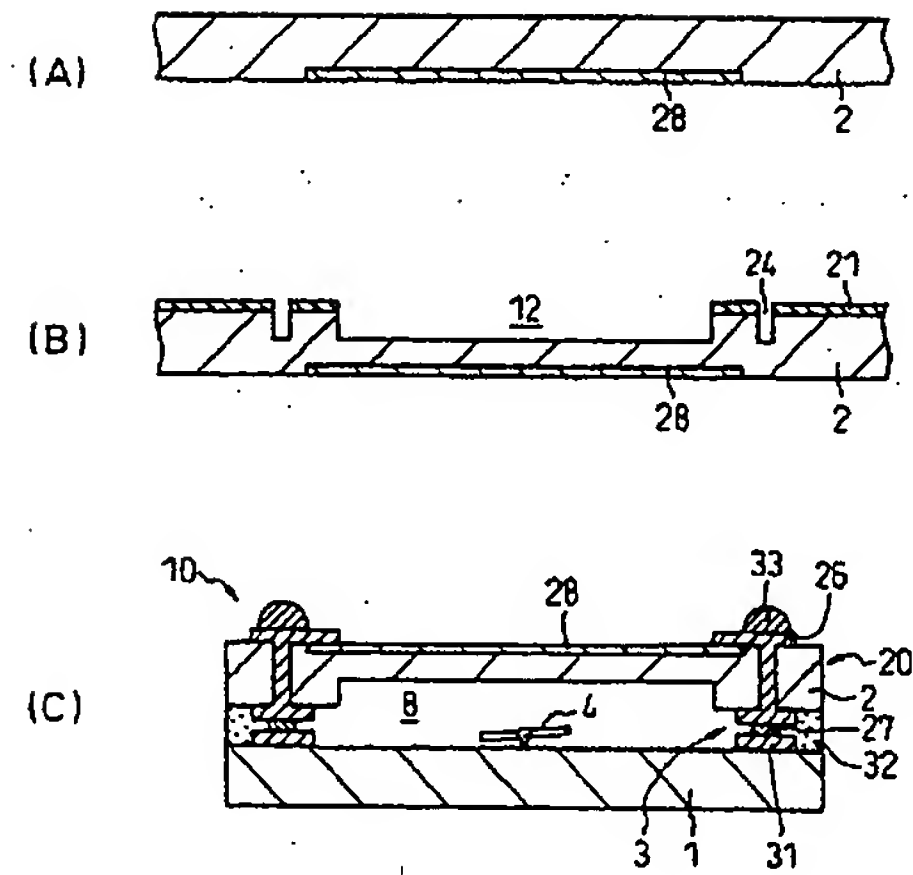
【図 1 4】

図 14



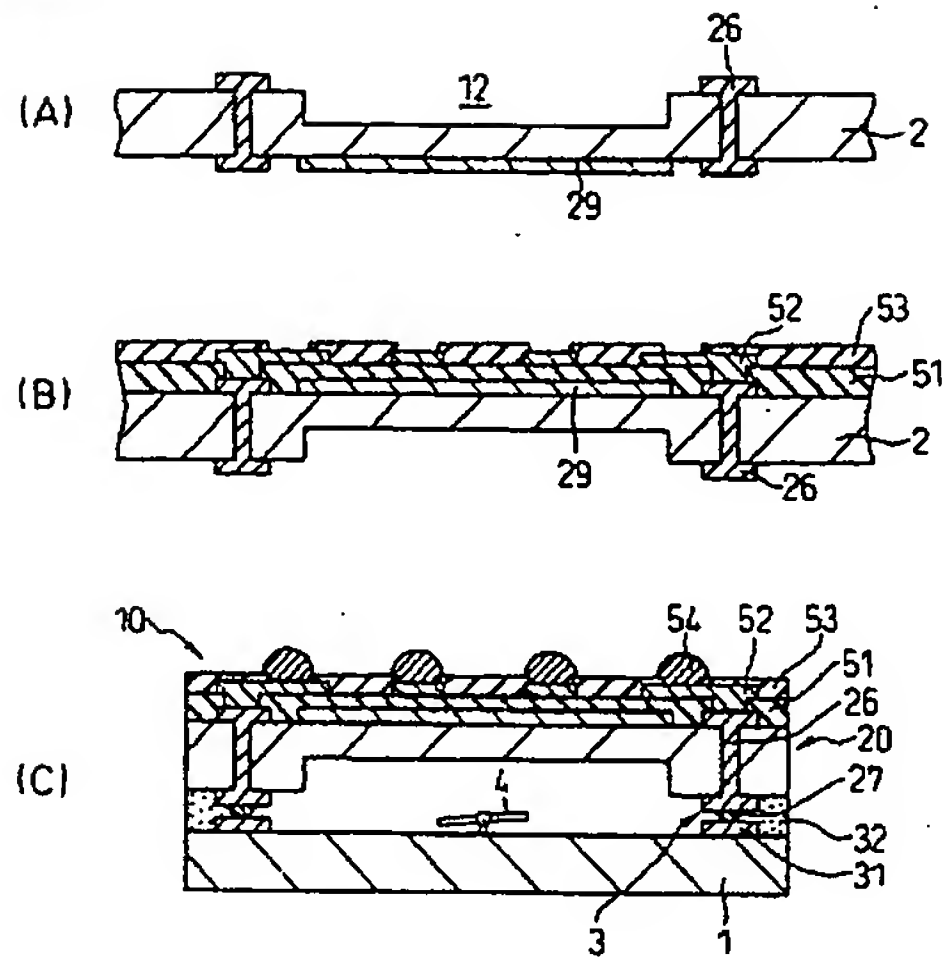
【図 1 5】

図 15



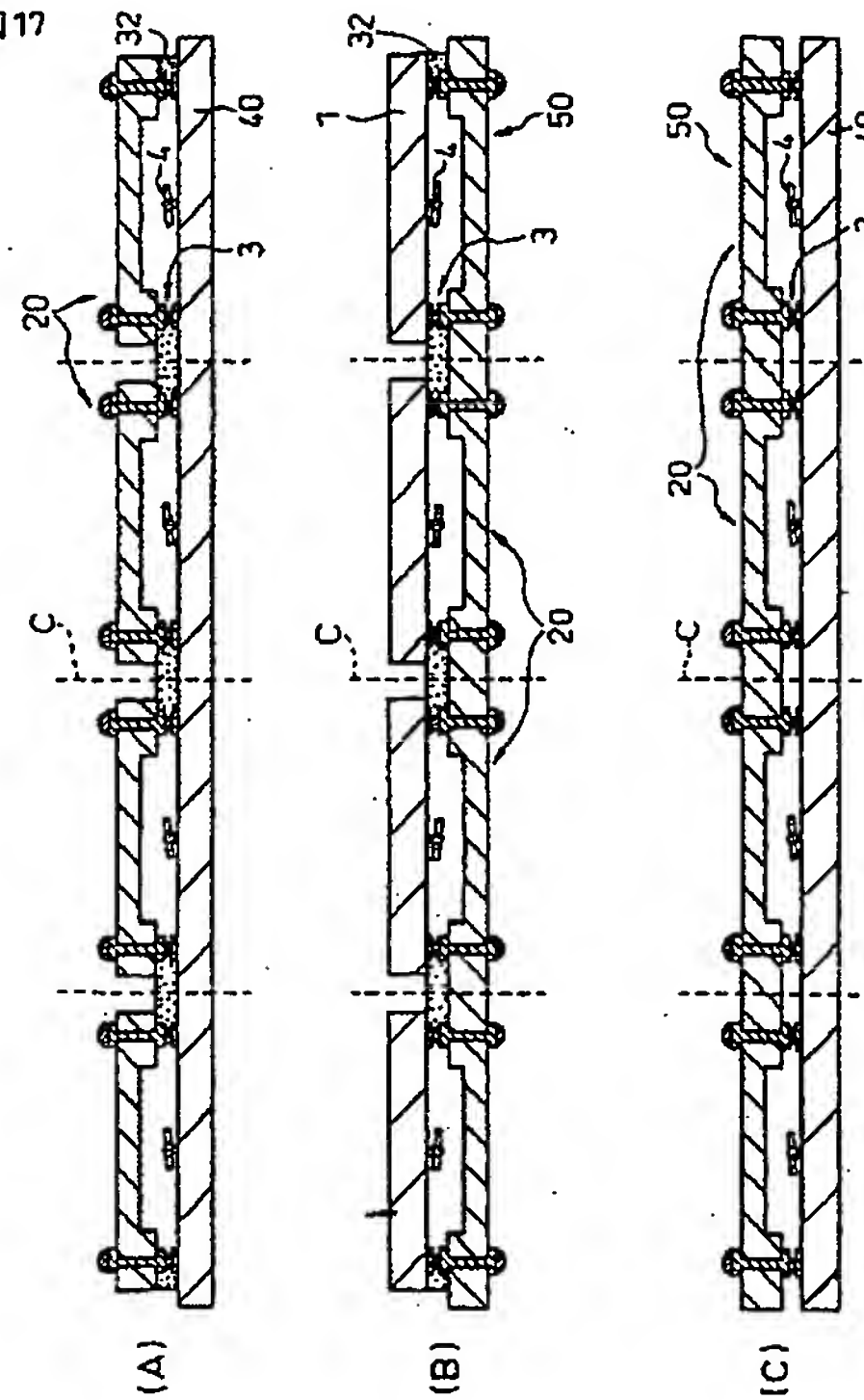
【図 16】

図 16



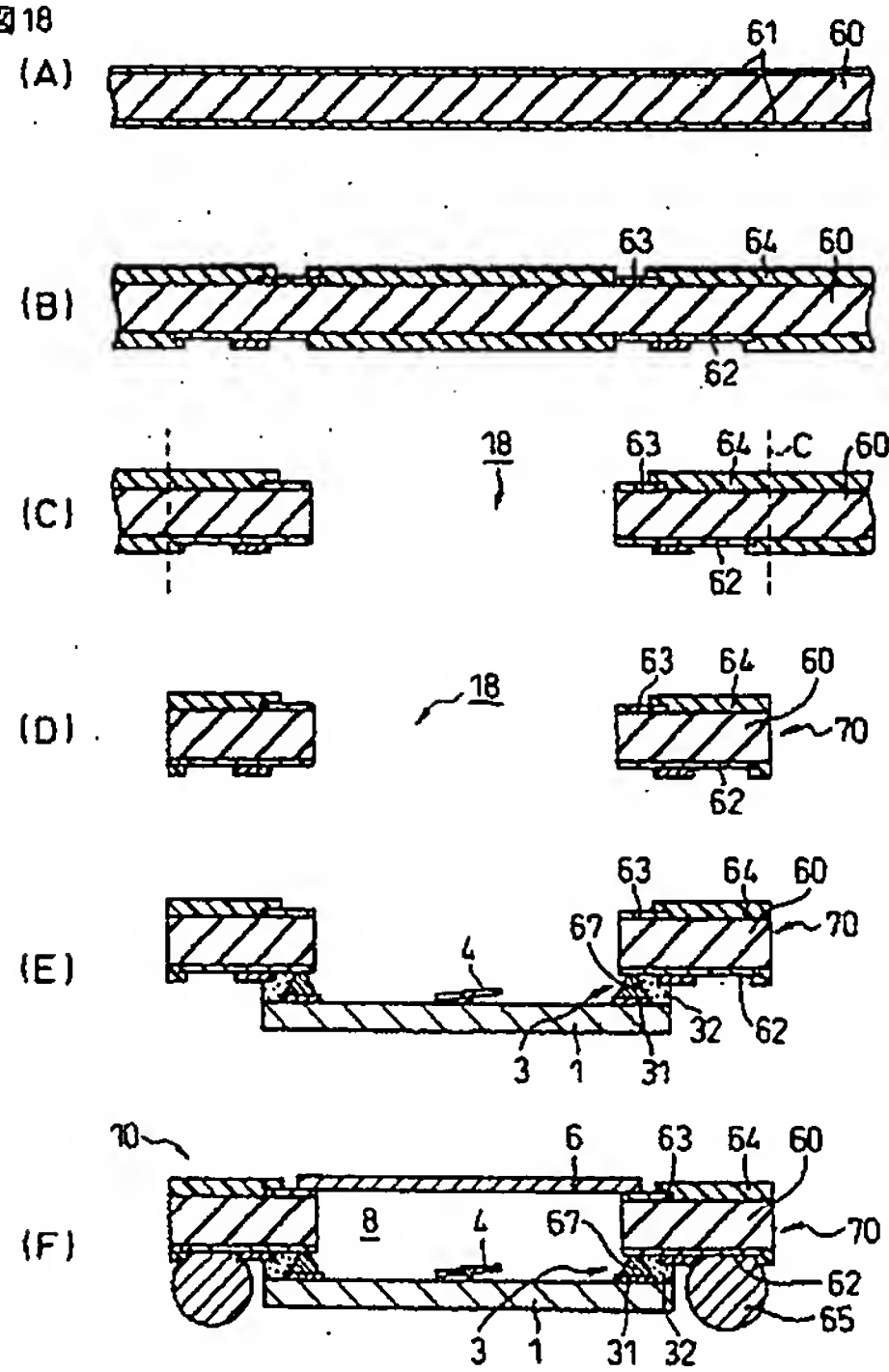
【図 17】

図 17



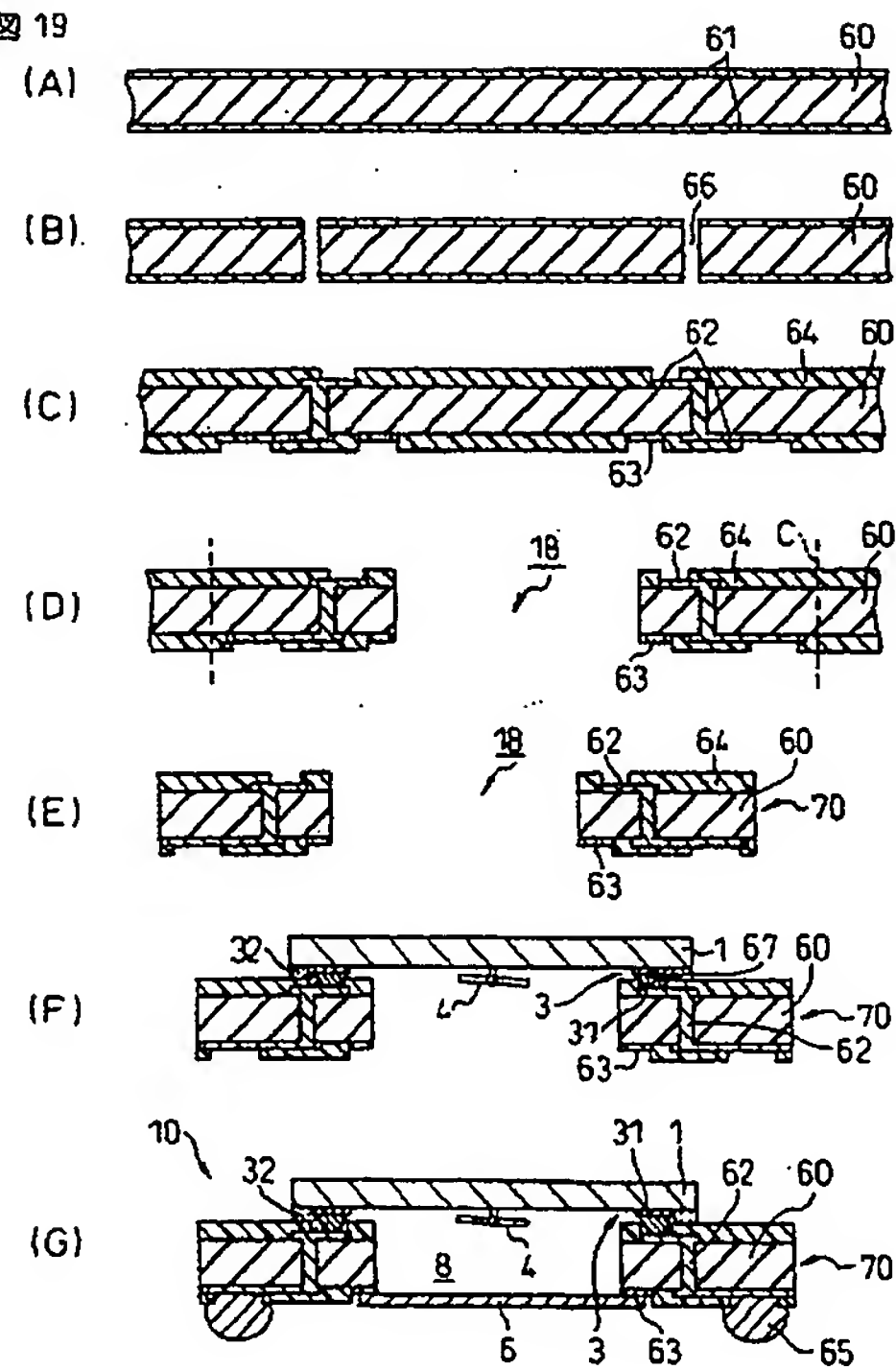
【図 18】

図 18



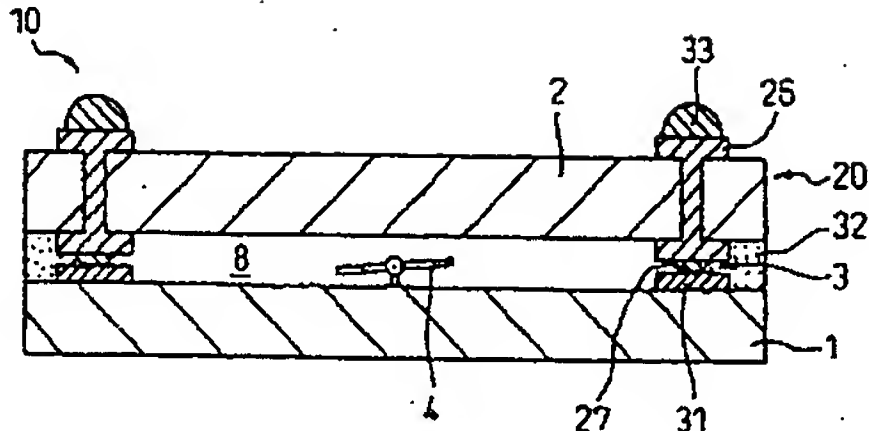
【図 19】

図 19



【図20】

図20



【手続補正書】

【提出日】平成15年11月4日(2003.11.4)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

微小機械部品と該微小機械部品の動作のための電子部品とが基板上に形成されたマイクロ・エレクトロ・メカニカル・システム素子を搭載した電子デバイスであって、前記基板と、その基板の能動面を覆って接合された蓋体とをもって、前記微小機械部品のための動作空間が規定されており、かつ前記基板と前記蓋体の接合部において、前記電子部品と前記蓋体の配線パターンが電気的に接続されていることを特徴とする電子デバイス。

【請求項2】

前記接合部が、前記基板と前記蓋体の超音波接合部であることを特徴とする請求項1に記載の電子デバイス。

【請求項3】

前記基板及び(又は)前記蓋体が、前記動作空間の側においてさらにキャビティを有していることを特徴とする請求項1又は2に記載の電子デバイス。

【請求項4】

前記基板と配線パターンを有しない蓋体との間にさらに、前記微小機械部品の動作のための開口部及び配線パターンを備えた中間部材を有しており、前記電子部品と該中間部材の

配線パターンが電氣的に接続されていることを特徴とする請求項1～3のいずれか1項に記載の電子デバイス。

【請求項5】

前記基板と、前記蓋体と、必要に応じて前記基板と前記蓋体との間に配置された中間部材が、それぞれの部材の、前記動作空間の側の外周を間断なく当接させて形成された第2の連続した超音波接合部をさらに有していることを特徴とする請求項2～4のいずれか1項に記載の電子デバイス。

【請求項6】

前記基板及び（又は）前記蓋体が、それを厚さ方向に貫通して形成された導体充填ビアをさらに有していることを特徴とする請求項1～5のいずれか1項に記載の電子デバイス。

【請求項7】

前記中間部材が、それを厚さ方向に貫通して形成された導体充填ビアをさらに有していることを特徴とする請求項4～6のいずれか1項に記載の電子デバイス。

【請求項8】

前記接合部の外側に、それを取り囲んで結合せしめられた封止樹脂をさらに有していることを特徴とする請求項1～7のいずれか1項に記載の電子デバイス。

【請求項9】

前記電子デバイスの複数個をウエハレベルパッケージのプロセスで一括して製造したものであることを特徴とする請求項1～8のいずれか1項に記載の電子デバイス。

【請求項10】

マイクロ・エレクトロ・メカニカル・システム素子を搭載した電子デバイスを製造する方法であって、

微小機械部品と該微小機械部品の動作のための電子部品とを基板上に作り込んで前記システム素子を形成する工程、及び

前記基板に、その基板の能動面を覆って、配線パターンを備えた蓋体を接合して、前記微小機械部品のための動作空間を規定するとともに、前記基板と前記蓋体の接合部において、前記電子部品と前記蓋体の配線パターンを電氣的に接続する工程、
を含んでなることを特徴とする電子デバイスの製造方法。

【請求項11】

前記接合部を、前記基板と前記蓋体の超音波接合によって形成することを特徴とする請求項10に記載の電子デバイスの製造方法。

【請求項12】

前記基板及び（又は）前記蓋体において、その（それらの）部材の前記動作空間の側にキャビティを形成する工程をさらに含むことを特徴とする請求項10又は11に記載の電子デバイスの製造方法。

【請求項13】

前記基板と配線パターンを有しない蓋体との間に、前記微小機械部品の動作のための開口部及び配線パターンを備えた中間部材を配置し、前記電子部品と該中間部材の配線パターンを電氣的に接続する工程をさらに含むことを特徴とする請求項10～12のいずれか1項に記載の電子デバイスの製造方法。

【請求項14】

前記基板、前記蓋体及び必要に応じて前記基板と前記蓋体との間に配置された中間部材を、それぞれの部材の、前記動作空間の側の外周において間断なく当接させて第2の連続した超音波接合部を形成する工程をさらに含むことを特徴とする請求項11～13のいずれか1項に記載の電子デバイスの製造方法。

【請求項15】

前記接合部の外側に、それを取り囲んで封止樹脂を適用し、結合せしめる工程をさらに含むことを特徴とする請求項10～14のいずれか1項に記載の電子デバイスの製造方法。

【請求項16】

前記電子デバイスの複数個をウエハレベルパッケージのプロセスで一括して製造した後、

個々の電子デバイスを切り出す工程をさらに含むことを特徴とする請求項10～15のいずれか1項に記載の電子デバイスの製造方法。

【請求項17】

機能素子を搭載した電子デバイスであって、
デバイス本体と、それを覆う蓋体とをもって素子搭載空間が規定されており、
前記デバイス本体と前記蓋体とが、それぞれの部材の、前記素子搭載空間の側の外周を間断なく当接させて形成された連続した超音波接合部によって気密封止されており、
気密封止された前記素子搭載空間の内部に、前記デバイス本体及び（又は）前記蓋体に固定された前記機能素子が配置されており、かつ
前記機能素子が、外部の素子等と電氣的に接続されていることを特徴とする電子デバイス。

【請求項18】

前記デバイス本体と前記蓋体との間にさらに、開口部及び配線パターンを備えた中間部材を有していることを特徴とする請求項17に記載の電子デバイス。

【請求項19】

前記機能素子と外部の素子等とが、気密封止のための前記超音波接合部とは別に形成された超音波接合部を介して電氣的に接続されていることを特徴とする請求項17又は18に記載の電子デバイス。

【請求項20】

気密封止のための前記超音波接合部の外側に、それを取り囲んで結合せしめられた封止樹脂をさらに有していることを特徴とする請求項17～19のいずれか1項に記載の電子デバイス。

【請求項21】

機能素子を搭載した電子デバイスを製造する方法であって、
デバイス本体及び（又は）蓋体に前記機能素子を固定する工程、及び
前記デバイス本体と前記蓋体とを接合して素子搭載空間を規定するとともに、前記デバイス本体と前記蓋体とを、それぞれの部材の、前記素子搭載空間の側の外周において間断なく当接させて連続した超音波接合部を形成し、これによって、前記素子搭載空間を気密封止する電子デバイスの製造方法。

【請求項22】

前記デバイス本体と前記蓋体との間に、開口部及び配線パターンを備えた中間部材を配置する工程をさらに含むことを特徴とする請求項21に記載の電子デバイスの製造方法。

【請求項23】

気密封止のための前記超音波接合部を形成する工程とは別に、前記機能素子と外部の素子等との間の電氣的接続のための超音波接合部を形成する工程をさらに含むことを特徴とする請求項21又は22に記載の電子デバイスの製造方法。

【請求項24】

気密封止のための前記超音波接合部の外側に、それを取り囲んで封止樹脂を適用し、結合せしめる工程をさらに含むことを特徴とする請求項21～23のいずれか1項に記載の電子デバイスの製造方法。

【請求項25】

機能素子を搭載した電子デバイスに蓋体を被覆し、固定する方法であって、
前記機能素子を搭載したデバイス本体の外周部に予め定められたパターンで固定領域を形成し、前記固定領域に前記蓋体の対応部分を当接させ、そして超音波接合によって前記デバイス本体と前記蓋体とを気密封止することを特徴とする電子デバイスにおける蓋体の固定方法。

【請求項26】

前記デバイス本体と前記蓋体との間に開口部を備えた中間部材を配置し、該中間部材と前記デバイス本体及び前記蓋体との間で超音波接合を行うことを特徴とする請求項25に記載の電子デバイスにおける蓋体の固定方法。

【請求項 27】

形成された超音波接合部の外側に、それを取り囲んで封止樹脂を適用し、結合せしめる工程をさらに含むことを特徴とする請求項 25 又は 26 に記載の電子デバイスにおける蓋体の固定方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

さらに、本発明は、そのもう 1 つの面において、機能素子を搭載した電子デバイスであって、

デバイス本体と、それを覆う蓋体とをもって素子搭載空間が規定されており、前記デバイス本体と前記蓋体とが、それぞれの部材の、前記素子搭載空間の側の外周を間断なく当接させて形成された連続した超音波接合部によって気密封止されており、気密封止された前記素子搭載空間の内部に、前記デバイス本体及び（又は）前記蓋体に固定された前記機能素子が配置されており、かつ前記機能素子が、外部の素子等と電氣的に接続されていることを特徴とする電子デバイスにある。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

さらにまた、本発明は、そのもう 1 つの面において、機能素子を搭載した電子デバイスを製造する方法であって、

デバイス本体及び（又は）蓋体に前記機能素子を固定する工程、及び前記デバイス本体と前記蓋体とを接合して素子搭載空間を規定するとともに、前記デバイス本体と前記蓋体とを、それぞれの部材の、前記素子搭載空間の側の外周において間断なく当接させて連続した超音波接合部を形成し、これによって、前記素子搭載空間を気密封止する工程、

を含んでなることを特徴とする電子デバイスの製造方法にある。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0048

【補正方法】変更

【補正の内容】

【0048】

もう 1 つの面において、本発明は、機能素子を搭載するための素子搭載空間を超音波接合部によって気密封止したことを特徴とする機能素子搭載電子デバイスにある。この電子デバイスにおいて、機能素子は、上述の発明のような MEMS 素子に限定されるわけではなくむしろ「その他の機能素子」（先に説明した）であるのが一般的である。また、機能素子を固定する手段は、フリップチップ接続、ワイヤボンディング接続や、その他の常用の接続方法であることができる。要するに、この電子デバイスの場合、デバイス本体（基板）と蓋体との結合を、高温加熱を必要とする接着剤の部分的塗布に代えて、それらの外周部に間断なく形成された超音波接合部によって行っていることに特徴がある。また、この超音波接合部は気密封止のためのものであり、別の超音波接合部を介して、機能素子を外部の素子等と電氣的に接続できる。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0049

【補正方法】変更

【補正の内容】

【0049】

本発明は、また、かかる機能素子搭載電子デバイスの製造方法にある。本発明のこの製造方法は、下記の工程：

デバイス本体及び（又は）蓋体に前記機能素子を固定する工程、及び
前記デバイス本体と前記蓋体とを接合して素子搭載空間を規定するとともに、前記デバイス本体と前記蓋体とを、それぞれの部材の、前記素子搭載空間の側の外周において間断なく当接させて連続した超音波接合部を形成し、これによって、前記素子搭載空間を気密封止する工程、

を含んでなることに特徴がある。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0060

【補正方法】変更

【補正の内容】

【0060】

図5は、本発明によるMEMS素子搭載電子デバイスのもう1つの好ましい例を示したものである。この電子デバイス10の場合、図3に示した電子デバイス10の場合には超音波接合部3のみを有していたのに反して、図6に模式的に示すように、電氣的接続のための超音波接合部3を取り囲むようにしてもう1つの、すなわち、第2の超音波接合部13が形成されている。第2の超音波接合部13は、気密封止のためのものであり、配線基板20（MEMS基板1）の外周にそって枠状に形成されている。超音波接合部13の枠幅（w）は、所期の接合効果が得られる限り、狭いほうがより好ましく、通常、約2mmもしくはそれ以下であり、さらに好ましくは、約1mmもしくはそれ以下である。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0064

【補正方法】変更

【補正の内容】

【0064】

超音波接合部3は、図示されるように、MEMS基板1のA1電極31と、配線基板70の銅配線パターン62を、金バンプ67を介して接続することによって形成されたものである。超音波接合部3の外側は、それを取り囲むようにしてエポキシ樹脂32で封止されている。また、配線基板70の銅配線パターン62には、外部接続端子（はんだボール）65も取り付けられている。さらに、配線基板70の、銅箔をエッチングして形成された封止用パターン（シールリング）63と蓋体（ステンレス板）7の間も超音波接合されている。図示されるように、蓋体6には配線パターンが設けられていない。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0065

【補正方法】変更

【補正の内容】

【0065】

図8は、図7に示したMEMS素子搭載電子デバイスの1変形例を示したものである。この電子デバイス10の場合、ステンレス板からなる蓋体6に代えて透明なガラス基板からなる蓋体7を使用している。このデバイス10では、カンチレバー4に代えてDMD等の光用MEMS素子などを搭載し、新たな光学デバイスを提供することができる。もちろん

、透明なガラス基板ばかりでなく、光学レンズなども使用可能である。図示されるように、蓋体 7 には配線パターンが設けられていない。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0066

【補正方法】変更

【補正の内容】

【0066】

図 3～図 8 に示した MEMS 電子搭載電子デバイス 10 では、動作空間 8 に微小機械部品（マイクロカンチレバー）4 のみを配置した例を示した。しかし、ここでは図示しないが、MEMS 基板 1 の能動面上に、微小機械部品を駆動するための半導体素子を搭載し、MEMS 基板上の電極と接続し、蓋体で封止することもできる。半導体素子の搭載は、例えば、以下に図 9 及び図 10 を参照して説明するような方法を用いることができる。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0067

【補正方法】変更

【補正の内容】

【0067】

本発明は、前記したように、MEMS 素子搭載電子デバイス以外に、機能素子搭載電子デバイスも包含する。かかる電子デバイスの一例を、図 9 及び図 10 を参照して説明する。

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】0069

【補正方法】変更

【補正の内容】

【0069】

図 10 は、本発明による電子デバイスにおける蓋体固定方法の 1 つの好ましい例を示した断面図である。図示の機能素子搭載電子デバイス 10 は、先に図 5 を参照して説明した MEMS 素子搭載電子デバイス 10 と同様な構成を有している。しかし、本例の場合、ワイヤボンディングによる不都合が発生しないことが確認されたので、LSI チップ 5 を、ボンディングワイヤ 16 を介して、基板 1 上に形成された A1 電極 31 と接続している。また、この電子デバイス 10 の場合、図示されるように、電気的接続のための超音波接合部 3 と気密封止のための超音波接合部 13 とが組み合わさって設けられている。

【手続補正 12】

【補正対象書類名】明細書

【補正対象項目名】0103

【補正方法】変更

【補正の内容】

【0103】

その後、ここでは図示しないが、図 11 及び図 12 を参照して先に説明した一連の工程を経て MEMS 基板 1 及び配線基板 20 を完成した後、図 16 (C) に示すように MEMS 基板 1 と配線基板 20 を超音波接合する。すなわち、MEMS 基板 1 の A1 電極 31 を配線基板 20 の配線パターン 26 と金バンプ 27 を介して超音波接合する。また、形成された超音波接合部 3 の外側をエポキシ樹脂 32 で封止する。さらに、配線基板 20 の露出した配線パターン 52 には、それぞれ、外部接続端子（はんだボール）54 を搭載する。

実施例 5：

本例では、ウエハレベルパッケージのプロセスを使用して図 3 に示した MEMS 素子搭載電子デバイスを製造する 3 方法を、図 17 を参照して説明する。

第 1 の製造方法：

図17 (A) に示すように、複数個のMEMS素子4が形成されたシリコンウエハ40に、前記実施例1に記載の手法によって作製した個片の配線基板20を前記実施例1に記載のようにして接続し、超音波接続部3を形成する。ディスペンサでエポキシ樹脂32を注入し、封止した後、切断線Cに沿ってシリコンウエハ1をダイシングする。図3に示したような、個々のMEMS素子搭載電子デバイスが得られる。

第2の製造方法：

図17 (B) に示すように、複数個の配線基板20が形成された大判の配線基板50を用意する。配線基板50は、前記実施例1に記載の手法によって作製できる。次いで、この大型の配線基板50に、それぞれMEMS素子4が形成された個片のMEMS基板1を接続し、超音波接続部3を形成する。ディスペンサでエポキシ樹脂32を注入し、封止した後、切断線Cに沿って配線基板50をダイシングする。図3に示したような、個々のMEMS素子搭載電子デバイスが得られる。

第3の製造方法：

図17 (C) に示すように、複数個のMEMS素子4が形成されたシリコンウエハ40及び複数個の配線基板20が形成された大判の配線基板50を用意する。配線基板50は、前記実施例1に記載の手法によって作製できる。次いで、この大型の配線基板50とシリコンウエハ40を接続し、超音波接続部3を形成する。次いで、切断線Cに沿って配線基板50とシリコンウエハ40をダイシングし、さらにディスペンサでエポキシ樹脂（図示せず）を注入し、封止すると、図3に示したような、個々のMEMS素子搭載電子デバイスが得られる。

実施例6：

本例では、図7に示したMEMS素子搭載電子デバイスの好ましい製造方法を、図18を参照して説明する。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0109

【補正方法】変更

【補正の内容】

【0109】

その後、図18 (F) に示すように、キャビティ8を蓋体（ステンレス板）6で閉塞するとともに、蓋体6と配線基板70のシールリング63の間も超音波接合する。MEMS素子4を搭載したキャビティ8が、完全に密閉された状態となる。また、配線基板70の露出した配線パターン62には、外部接続端子（はんだボール）65を搭載する。先に図7を参照して説明したようなMEMS素子搭載電子デバイス10が完成する。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0123

【補正方法】変更

【補正の内容】

【0123】

また、本発明の電子デバイスの場合、その構成にフリップチップ接続部と超音波接合部を導入したので、MEMS素子と一体化した形でその他の機能素子、例えば駆動部品、パッシベーション部品等を組み込むことができ、デバイスの小型化、コンパクト化により一層貢献することができる。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】図面の簡単な説明

【補正方法】変更

【補正の内容】

【図面の簡単な説明】

【図1】従来のチップ封止型半導体デバイスの一例を示した断面図である。

【図2】従来の表面実装型チップスケールパッケージの一例を示した断面図である。

【図3】本発明によるMEMS素子搭載電子デバイスの1つの好ましい例を示した断面図である。

【図4】本発明によるMEMS素子搭載電子デバイスのもう1つの好ましい例を示した断面図である。

【図5】本発明によるMEMS素子搭載電子デバイスのさらにもう1つの好ましい例を示した断面図である。

【図6】図5に示したMEMS素子搭載電子デバイスの蓋体を矢印V Iの方向で見た時の底面図である。

【図7】本発明によるMEMS素子搭載電子デバイスのさらにもう1つの好ましい例を示した断面図である。

【図8】本発明によるMEMS素子搭載電子デバイスのさらにもう1つの好ましい例を示した断面図である。

【図9】本発明による機能素子搭載電子デバイスの1つの好ましい例を示した断面図である。

【図10】本発明による電子デバイスにおける蓋体固定方法の1つの好ましい例を示した断面図である。

【図11】図3に示したMEMS素子搭載電子デバイスの好ましい製造方法の前半を、順を追って示した断面図である。

【図12】図3に示したMEMS素子搭載電子デバイスの好ましい製造方法の後半を、順を追って示した断面図である。

【図13】図11に示した製造工程におけるスタッドバンプの形成方法を拡大して示した断面図である。

【図14】図5に示したMEMS素子搭載電子デバイスの好ましい製造方法を、順を追って示した断面図である。

【図15】本発明による好ましいMEMS素子搭載電子デバイスの1製造方法を、順を追って示した断面図である。

【図16】本発明による好ましいMEMS素子搭載電子デバイスの1製造方法を、順を追って示した断面図である。

【図17】本発明による好ましいMEMS素子搭載電子デバイスの、ウエハレベルプロセスによる製造方法の数例を示した断面図である。

【図18】図7に示したMEMS素子搭載電子デバイスの好ましい製造方法を、順を追って示した断面図である。

【図19】本発明による好ましいMEMS素子搭載電子デバイスの1製造方法を、順を追って示した断面図である。

【図20】図3に示したMEMS素子搭載電子デバイスの1変形例を示した断面図である。

【手続補正16】

【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正の内容】

【図 1】

図 1

